

7. SEKVENČNÍ OBVODY

Stav výstupu sekvenčních logických členů a obvodů závisí nejen na kombinaci vstupních proměnných, ale i na stavu výstupu při předchozí kombinaci vstupních proměnných. Podstatnou částí sekvenčního členu je paměťový člen, který zabezpečuje žádoucí uchování informace. Jako paměťový člen je v obvodech TTL využíván **bistabilní klopný obvod**. Analogií kombinačního členu může být např. obyčejné tlačítko. Jeho kontakty jsou sepnuty jen tak dlouho, pokud je stlačeno. Naproti tomu analogií paměťového členu je např. páčkový přepínač. Byl-li přepnut do jedné z poloh, setrvává v ní, tj. uchovává poslední informaci. Do druhé polohy se může dostat jen vnějším zásahem.

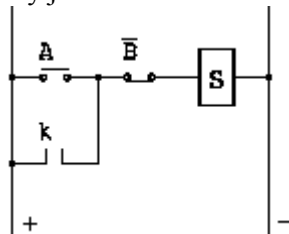
7.1. Rozdělení klopných obvodů

- a) **bistabilní** - dva základní stavy, obvod je možné přepnout do jednoho z nich jen při vnějším zásahu
- b) **monostabilní** - setrvává v jednom stavu, do druhého se přepíná po vnějším zásahu jen na určitou dobu a pak se samočinně vrací zpět
- c) **astabilní - multivibrátor**, nemá stálý stav, opakovaně se sám překlápí

7.2. Nesynchronizované klopné obvody

7.2.1. Princip dvojtláčítka:

Poměrně jednoduchým, ukázkovým sekvenčním obvodem je zapínání a vypínání zařízení pomocí dvojtláčítka, kdy jedním tlačítkem obvod zapínáme, druhým vypínáme. Reléové schéma je uvedeno na obr. 15.



- A - spínací tlačítko
- B - rozpínací tlačítko
- S - stykač
- k - spínací kontakt stykače

Obr.15: Kontaktní schéma zapínání a vypínání obvodu dvojtláčítkem

Po stisku A prochází proud přes rozpínací tlačítko B do cívky stykače a tím dochází k sepnutí kontaktů stykače S (log. 1 nastává, pokud prochází cívku stykače proud). Jedním z těchto kontaktů k prochází proud do cívky i poté byl-li přerušen kontakt tlačítka A. Teprve po stisku B dojde k přerušení obvodu a tím i přerušení kontaktu k. Tento obvod můžeme vyjádřit pomocí pravdivostní tabulky a následně Karnaughovy mapy, ze které dostaneme výsledný vztah mezi vstupními veličinami a výstupem.

A	B	k	S
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

		k	
		0	1
A	0	0	1
	1	0	0
B	0	0	0
	1	1	1

Z Karnaughovy mapy:

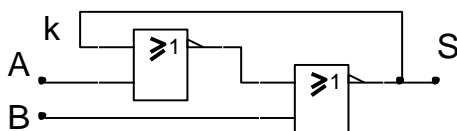
$$S = A \cdot \bar{B} + k \cdot \bar{B}$$

$$S = (A + k) \cdot \bar{B} = \overline{\overline{(A + k)} \cdot B}$$

Po úpravě pomocí De-Morganova zákona:

$$S = \overline{\overline{A + k} \cdot B}$$

Z výsledného vztahu nyní můžeme sestavit blokové schéma (obr. 16).



Pozn.: vstupy jsou pouze dva - a to tlačítka A, B.

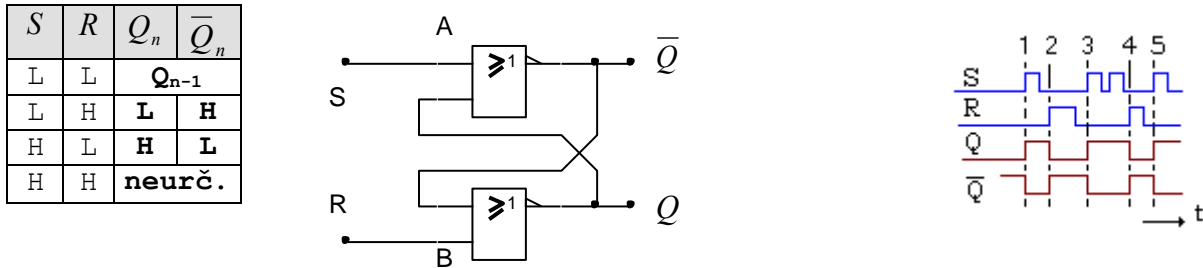
Obr.16: Blokové schéma dvojtláčítka, řešené pomocí členů NOR

7.2.2. Klopný obvod typu R-S

Stav klopného obvodu je řízen dvěma vstupy. Pro vysvětlení R-S klopného obvodu (dále jen KO) je nutné tyto vstupy definovat.

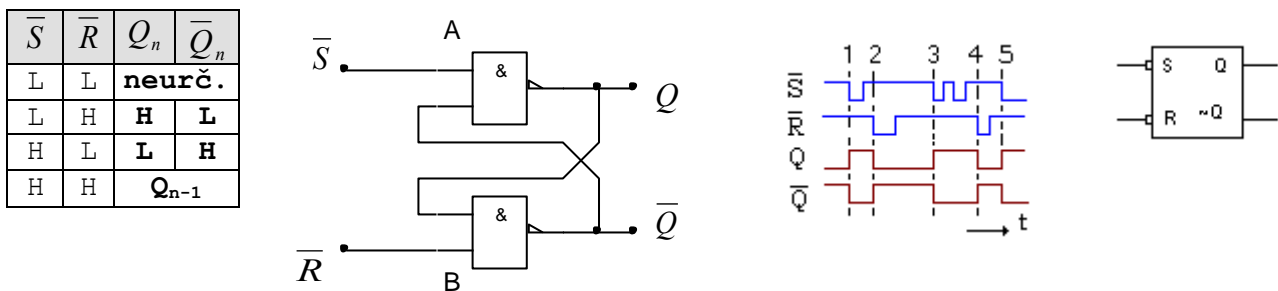
Ten vstup, na němž působící úroveň H uvede KO (jeho výstup Q) do stavu H , se označuje vstup S (od anglického *set - nastavit*). Ten vstup, na němž působící úroveň H uvede KO do stavu L , se označuje jako vstup R (*reset - nulovat*).

Uvažujme dva logické členy NOR (které označíme A a B), zapojené podle obr. 17.



Obr.17: Skladba jednoduchého KO R-S s přímými vstupy s log. členy NOR, příklad časového diagramu a pravdivostní tabulka.

Při rozboru činnosti **R-S** klopného obvodu vycházíme z pravdivostní tabulky součtového členu NOR. V tabulce znamená Q_{n-1} předchozí stav KO (n je stávající stav ; $n-1$ je předchozí okamžik). V praxi jsou mnohem častěji používány klopné obvody **R-S** sestavené z logických členů NAND, než obvody ze členů NOR.



Obr.18: Skladba jednoduchého KO R-S s negovanými vstupy: (použity členy NAND), časový diagram

Podle základní pravdivostní tabulky pro členy NAND, nelze obvod řídit úrovní H na vstupech. Na druhý vstup bude totiž vždy působit úroveň L z jednoho výstupu. KO **R-S** sestavený z log. členů NAND lze tedy řídit jen úrovněmi L na vstupech. Abychom vyhověli definici vstupů R a S , která byla výše uvedena, musíme opačnou řídicí úroveň respektovat v označení vstupů. To lze realizovat s použitím znaků negace, tj. vstupy označíme \bar{S} a \bar{R} . Ve schématické značce KO, která je na obr. 18, je pak negace vyjádřena značkami negace (kroužky) u vstupů. KO tohoto druhu se označuje jako KO **R-S** s negovanými (nepřímými) vstupy. Značky negace zde vyjadřují symbolicky invertory. Kdybychom do obou vstupů zařadili invertory, mohli bychom KO ovládat úrovní H stejně jako v případě podle obr. 17.

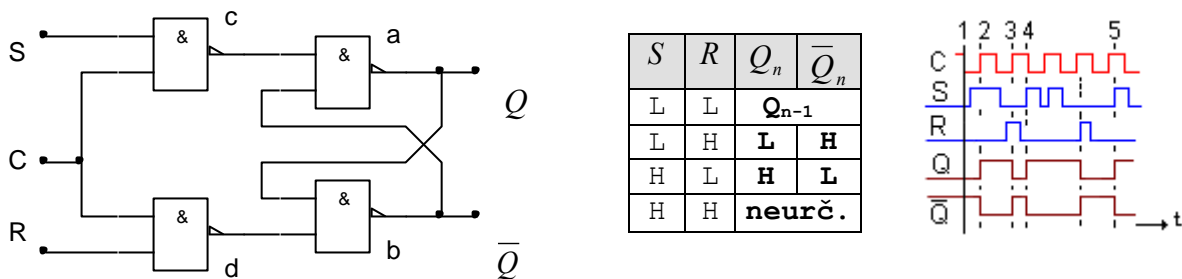
7.3. Synchronizované klopné obvody

7.3.1. Hodinové impulsy

KO **R-S**, které jsou popsány výše, náleží mezi KO nesynchronizované. V praxi se častěji používá synchronizovaných KO. K synchronizaci slouží synchronizační impulsy, označované také jako **impulsy taktovací** nebo **impulsy hodinové**. Přivádějí se na **synchronizační (hodinový)** vstup synchronizovaných obvodů (tento se obvykle označuje: **C**). Na ostatní, tzv. **informační** vstupy synchron. obvodů se nejprve přivedou dané log. úrovně. Daný obvod se pak uvede do žádané činnosti až působením synchron. impulsu, který má obvyklou log. úroveň L nebo H .

7.3.2. Klopný obvod typu R-S-T

KO, který je opatřen obvody umožňujícími jeho synchronizaci hod. impulsy, bývá označován jako KO **R-S-T** (T je od slova *takt*). Zapojení takového obvodu je na obr. 19. Vlastnímu KO **R-S** je předřazen řídicí obvod sestavený ze dvou log. členů NAND. Synchronizační vstup je označen **C** (clock - hodiny).

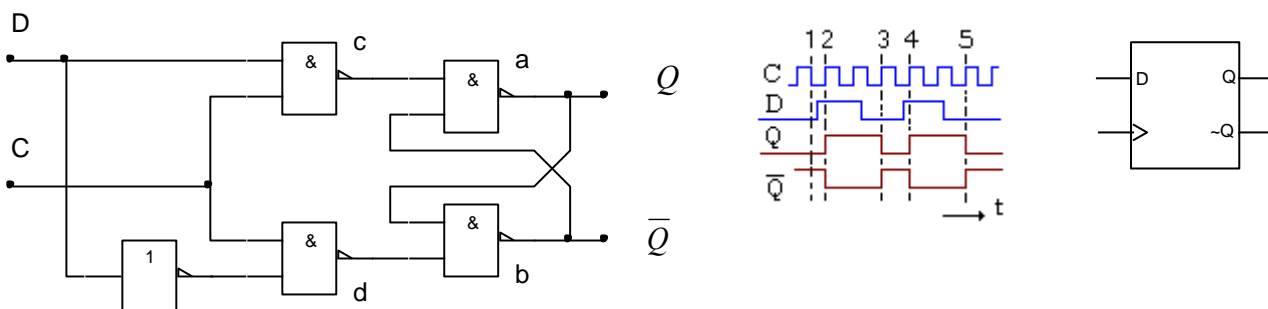


Obr. 19: Skladba KO R-S-T s logickými členy NAND jednoduchého klop. obvodu R-S-T s negovanými vstupy, pravdivostní tabulka a příklad časového diagramu

Stav KO se mění v obou případech (nastavení i nulování) s příchodem hodin. impulsu, to je v okamžiku, kdy tento impuls nabude úrovně H. Přínosem je částečná eliminace průchodu nežádoucích signálů.

7.3.3. Klopný obvod typu D

Jiným druhem synchronizovaného KO je klopný obvod D. U tohoto obvodu je realizováno opatření, jímž se vylučuje možnost vzniku nežádoucího neurčitého stavu KO. Opatření spočívá v tom, že vstup R je spojen se vstupem S prostřednictvím invertoru. Vstupy R a S mají tedy vždy opačnou úroveň. Vzniká tak jediný vstup (kromě hodinového), označovaný jako vstup D (od slova data).

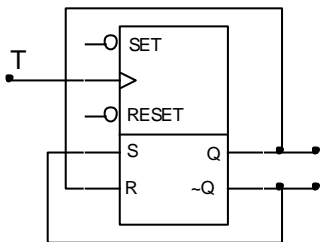


Obr. 20: Skladba klopného obvodu D, příklad časového diagramu a schematické vyjádření

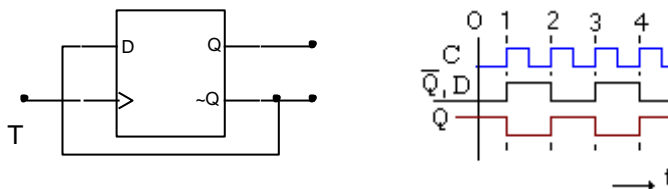
Funkce obvodu: je-li před příchodem a v době trvání hod. impulsu vstup D na úrovni H, bude po ukončení hod. impulsu KO ve stavu H. Je-li před příchodem a v době trvání hod. impulsu vstup D na úrovni L, bude po ukončení hod. impulsu KO ve stavu L.

7.3.4. Klopný obvod typu T

Jinou možnost jak odstranit neurčitý stav u R-S klopného obvodu představuje realizace klopného obvodu T, jehož zapojení je uvedeno na obr.21. Vždy s příchodem log. úrovně H na vstup T, dojde ke změně log. úrovně na výstupech. Jedná se tedy v podstatě o děličku vstupní frekvence dvěma.



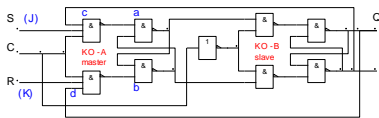
Obr.21: Klopný obvod T realizovaný pomocí klopného obvodu R-S-T



Obr. 22: Klopný obvod T realizovaný pomocí klopného obvodu D

7.3.5. Dvojité klopné obvody

Činnost jednoduchých KO R-S může být nepříznivě ovlivňována rušivými signály. Dostanou-li se na vstupy R a S náhodné špičky napětí, může se snadno nežádoucím způsobem změnit stav KO.



Obr. 23: Skladba dvojitého KO R-S-T a J-K s logickými členy NAND

Větší odolnost proti rušení tohoto druhu mají KO synchronizované.

U nich se stav KO působením rušení může měnit jen tehdy, trvá-li hodinový impuls. Ještě dokonalejší jsou KO dvojité. Příklad takového obvodu je na obrázku 23 - je složen ze dvou klopných obvodů R-S-T a z jednoho invertoru.

Rušení se může uplatňovat jen v době trvání hodinového impulsu. Proto je nutno používat co nejkratší hodinové impulsy. První KO A se označuje jako *řídící (master - pán)*, druhý KO B je *řízený (slave - otrok)*. Tento typ KO se označuje též pojmem *master - slave*. **Stav celého KO se mění se změnou stavu obvodu řízeného.** Dojde k ní se změnou hod. impulsu z úrovně *H* na *L*, tj. s týlovou hranou tohoto impulsu. Aby byla zabezpečena spolehlivá činnost obvodu, **musí být žádoucí signál na vstupech R a S přítomen v určitém časovém předstihu před příchodem týlové hrany hod. impulsu.** Hrana hod. impulsu, při níž dojde k žádoucí výsledné změně KO, je **hranou aktivní**. Doba, o kterou musí signál na vstupech KO předbíhat aktivní hranu, je **doba předstihu** klopného obvodu.

Jiná metoda spočívá v zavedení zpětné vazby z výstupu na vstupy KO (podobně jako u sekvenčního klopného obvodu typu T). Takto uspořádaný obvod se označuje jako **klopný obvod J-K**. Písmeny J a K jsou pak označeny i vstupy obvodu tak, že je vstup J namísto S a vstup K namísto R.

Tab. 9: Pravdivostní tabulka KO J-K.

t_n		t_{n+1}	
J	K	Q	\overline{Q}
L	L	Q_n	
L	H	L	H
H	L	H	L
H	H	$\overline{Q_n}$	

Činnost KO J-K můžeme popsat jednodušeji pravdivostní tabulkou (tab. 9).

V tabulce: t_n je stav před příchodem hodinového impulsu,

t_{n+1} je stav po ukončení hodinového impulsu,

Q_n je stav výstupu před příchodem hodinového impulsu.

7.3.6. INTEGROVANÉ KLOPNÉ OBVODY

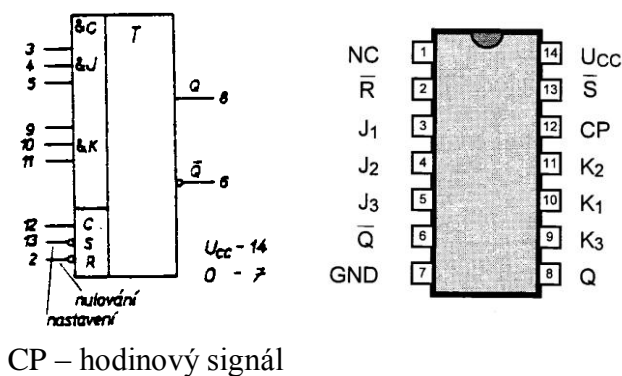
Nejčastěji používanými obvody jsou KO typu **J-K**, které jsou řízeny **týlem** hodinových synchronizačních impulsů a klopný obvod **D** řízený **čelem** hodinových impulsů.

Integrovaný obvod J-K s označením MH 7472:

Tento obvod je opatřen třemi vstupy **J** a třemi vstupy **K**, což dovoluje zavést dodatečné kombinační funkce, jimiž lze obvod řídit (na vstupech J a K se uplatňují funkce log. součinu AND – ale je možno je spojit do jednoho vstupu). Uvedený KO je opatřen dalšími vstupy: \bar{R} a \bar{S} , jimiž lze stav KO řídit přímo. Aby obvod pracoval podle pravdivostní tabulky musí být na vstupech \bar{R} a \bar{S} úroveň **H**. Úroveň **L** na vstupu \bar{S} uvedeme KO do stavu **H**. Změna stavu KO nastává se změnou impulsu hodinového signálu z úrovně **H** na **L** (obvod je řízen týlovou hranou impulsu).

Obr.25: zapojení vývodů IO a schematický znak obvodu MH7472

\bar{S}	\bar{R}	CP	J	K	Q	\bar{Q}	Funkce
L	H	X	X	X	H	L	nastavení
H	L	X	X	X	L	H	nulování
H	H		H	L	H	L	nastavení
H	H		L	H	L	H	nulování
H	H		L	L	Q_0	\bar{Q}_0	beze změny
H	H	L	X	X	Q_0	\bar{Q}_0	beze změny
H	H		H	H	\bar{Q}_0	Q_0	klopný obvod T
L	L	X	X	X	H	H	při současném přechodu R i S do H neurčitý stav

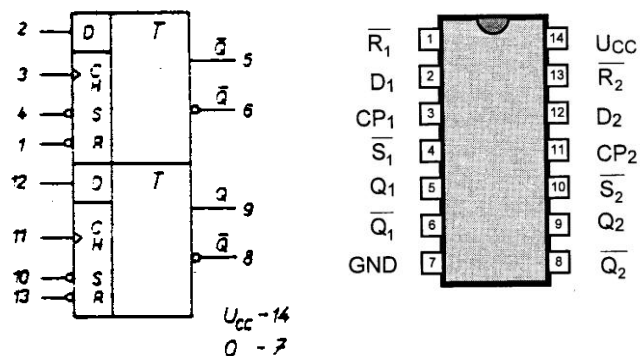


Obvod **7472** má univerzální použití – hodí se např. pro posuvné registry, čítače a obecně jako paměťový člen jednobitové informace.

Integrovaný obvod MH7474 – dvojitý klopný obvod D s nulováním a nastavením.

Je to klopný obvod řízený čelem (náběžnou hranou) hodinového impulsu. Kromě vstupu **D** (data) má tento integrovaný obvod navíc negované vstupy **R** a **S**. Tyto vstupy mají své opodstatnění, protože umožňují jednoduché nulování či nastavení a to impulsem o úrovni **L** (podobně jako u obvodu 7472)

\bar{S}	\bar{R}	CP	D	Q	\bar{Q}	Funkce
L	H	X	X	H	L	nastavení
H	L	X	X	L	H	nulování
H	H		H	H	L	nastavení
H	H		L	L	H	nulování
H	H	L	X	Q	\bar{Q}	beze změny
L	L	X	X	H	H	Neurčitý stav pokud přejdou R i S současně do H



Obr. 26: Pravdivostní tabulka, schématický znak integrovaného obvodu MH7474

7.4. Posuvné registry

Bistabilní KO může uchovat jeden bit dvojkového čísla. V číslicové technice potřebujeme často uchovat dvojkové číslo o větším počtu bitů. K tomu lze využít většího počtu **bistabilních KO**. Tyto obvody musí být ovšem vhodně organizovány tak, aby bylo možno dvojkové číslo pohodlně vkládat a vyjímat. Jeden ze způsobů takové organizace je použit v posuvných registrech. Posuvným registrem rozumíme zařízení využívající bistabilních KO, do něhož můžeme vložit informaci a tu pomocí vnějších řídicích signálů posouvat od jednoho KO ke druhému. Počet KO uvnitř registru udává délku registru a současně počet bitů dvojkového čísla, který může být uložen.

Posuvné registry využívají KO typu **J-K** (řízené **týlem** hod. impulsu) a typu **D** (řízené **čelem** hod. impulsu).

Mohou pracovat se sériovým vstupem a paralelními výstupy, které jsou výstupy jednotlivých KO. Na těchto výstupech je možno sledovat postup plnění registru a odebírat z nich informace o obsahu každého bitu registru. Uvedený KO posouvá informaci jen od vstupu k výstupu. Je to tedy jednosměrný posuvný registr se směrem posuvu vpřed. Tímtož obvodem můžeme posouvat jen jediný impuls.

Ke vkládání informace do registru je možno využívat paralelních vstupů - posuvný registr s paralelními vstupy.

Zapojíme-li posuvný registr tak, že jeho sériový výstup připojíme k sériovému vstupu, vznikne kruhový registr (použití – např. pro postupné cyklické zapínání světelné reklamy nebo povely k pravidelnému cyklickému otevírání ventilů v technologickém. procesu). Realizace zpětné vazby je variabilní dle potřeby uživatele – plnění a následné nulování, zapínání konstantního počtu diod, vložení celého dvojkového čísla apod.

V praxi mají časté uplatnění i posuvné registry obousměrné.

K řízení směru posuvu v registru je možno využít kombinačních log. členů

7.4.1. Integrované posuvné registry

Posuvné registry mají v číslicové technice značnou opakovatelnost. Proto se některé nejpoužívanější typy registrů realizují formou integrovaných obvodů. Jedná se především o integrované registry: MH7495, MH7496, MH74164, MH74165, MH74166.

Integrovaný posuvný registr MH 7495

Obvod 7495 je čtyřbitový posuvný registr se sériovým a paralelním vstupem dat. To, zda bude obvod pracovat v sériovém nebo paralelním módu určuje logická úroveň na vstupu S . Pokud $S = H$, budou aktivní paralelní vstupy dat D_0 až D_3 a současně bude uvolněn vstup hodinových impulsů \overline{CP}_2 .

Sestupná hrana na vstupu \overline{CP}_2 uloží data z paralelních vstupů D_0 až D_3 do registru. Pro $S = L$ je aktivní sériový mód. D_s je pak vstupem dat a \overline{CP}_1 je vstupem hodinových impulsů. Sestupnou hranou na vstupu \overline{CP}_1 se logická úroveň ze vstupu D_s uloží do prvního stupně registru a současně se data v registru posunou o jeden stupeň k výstupu (vpravo).

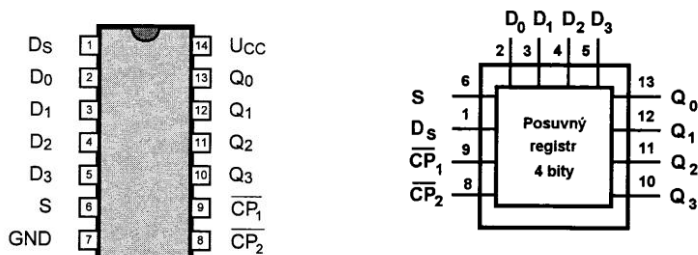
D_s - sériový vstup dat

D_0 až D_3 - paralelní vstup dat

S - volba druhu provozu

\overline{CP}_1 , \overline{CP}_2 - vstup hod. impulsů

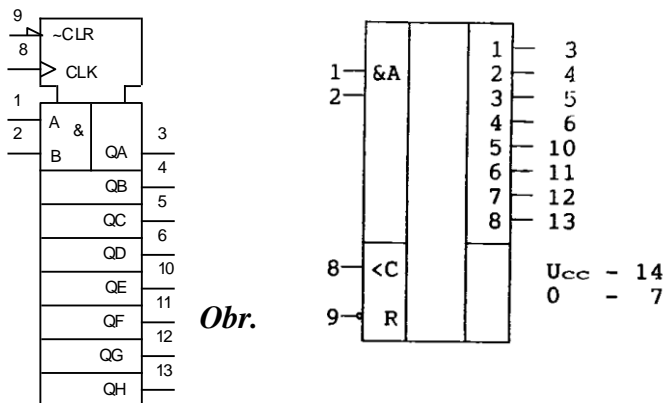
Q_0 až Q_3 - výstupy



Obr. 34. Vývody pouzdra a funkční schéma integrovaného obvodu MH7495

Integrovaný posuvný registr MH74164

Je to osmibitový posuvný registr vpřed se sériovým vstupem a paralelními výstupy. Skládá se z osmi dvojitého KO typu **R-S-T**, z log. členu NAND pro řízení sériového vstupu a z členů zesilujících signály pro řízení registru. Vnitřní zapojení je na obr. 37. Registr se nuluje impulsem úrovně **L**, přivedeným přes sledovač na asynchronní vstup **R**. Hodinový vstup je připojený přes invertor, takže stav KO se mění s čelem hod. impulsů. Schematický znak je uveden na obr. 36.)



Integrovaný posuvný registr MH74166

Obvod **74166** je osmibitový posuvný registr se sériovým a paralelními vstupy. Vně je vyveden pouze výstup posledního stupně **Q₇**. Je-li $\overline{PE} = \overline{CE} = L$ jsou data z paralelních vstupů uložena synchronně do registru náběžnou hranou hodinového impulsu **CP**. Pro $\overline{CE} = H$ synchronně s náběžnou hranou hodin. impulsu vstupují data ze sériového vstupu **D_S** do prvního stupně registru a současně se data v registru posouvají vpravo. Nezávisle na ostatních vstupech je možno registr asynchronně nulovat úrovní **L** na vstupu **MR**. Obvod se používá na převod paralelních dat na sériová.

D_S – sériový vstup dat

CP – vstup hodin. impulsů

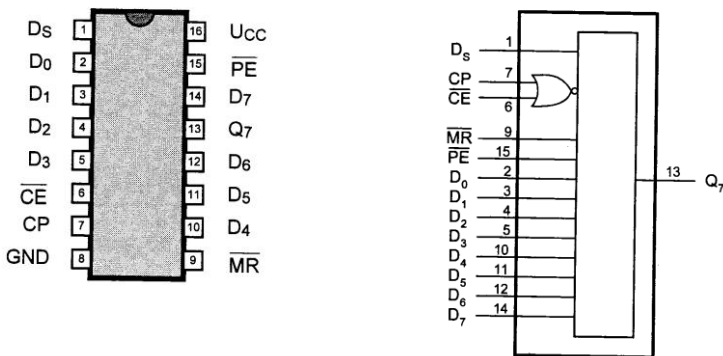
D₀ až D₇ - paralelní vstup dat

\overline{PE} - vstup uvolnění paralel. dat

\overline{CE} - vstup uvolnění obvodu

\overline{MR} - vstup nulování

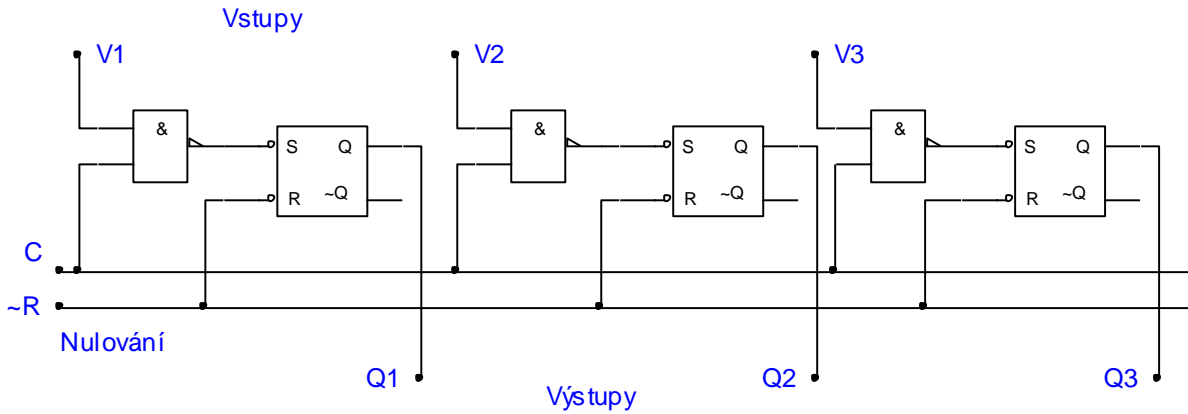
Q₇ - paralel. výstupy dat



Obr. 41: Vývody pouzdra a funkční schéma integrovaného obvodu MH74166

7.5. PAMĚŤOVÉ REGISTRY

Pro některé účely není nutno informaci obsaženou v registru posouvat. Takový registr musí mít paralelní vstupy a výstupy a obvod pro nulování, vazba mezi KO však není nutná. Registr slouží jen jako paměť o určitém počtu bitů. Informace se zapíše a ve vhodné době se z registru odebírá pro další zpracování. Takové paměťové registry lze realizovat KO (typ J-K, typ D) podobně jako registry posuvné. Pro mnohé účely postačí velmi jednoduché paměťové registry sestavené z jednoduchých KO typu R-S. Příklad registru je uveden na obr. 41.



Obr. 41: Paměťový registr s KO typu R-S