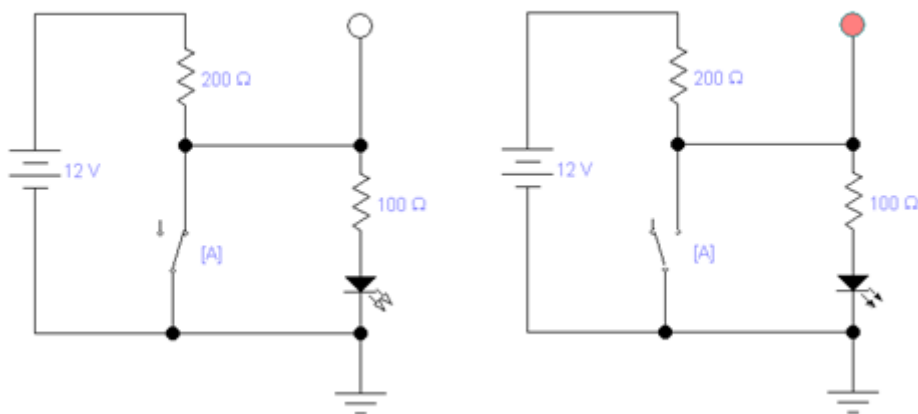


20 LOGICKÉ FUNKCE AND, NAND, OR, NOR, NOT

Generování logické hodnoty

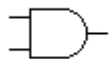
Základním předpokladem pro simulaci, ověřování funkcí logických obvodů je správné vytvoření logické hodnoty - log. 0 a log 1. Z hlediska životnosti hradel nebudeme brát hodnotu log.1 přímo z napájení. Úroveň log.1 se vytvoří pomocí následujících zapojení. Log. 0 se vytvoří propojením se zemí.



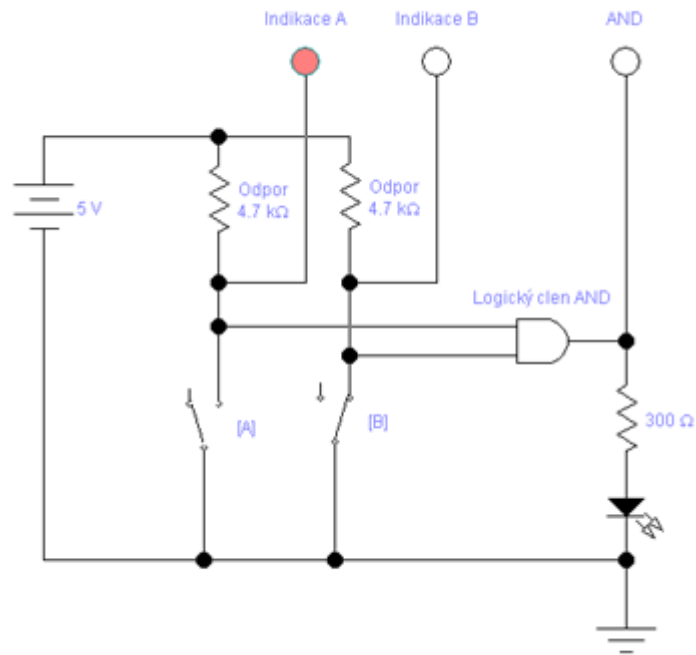
Logická funkce AND - logický součin

Logický součin může být definován i pro více vstupních proměnných. Výsledek logického součinu několika proměnných je roven jedné pouze v případě, že všechny vstupní proměnné jsou současně rovny jedné.

$$Y = A \cdot B$$




A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

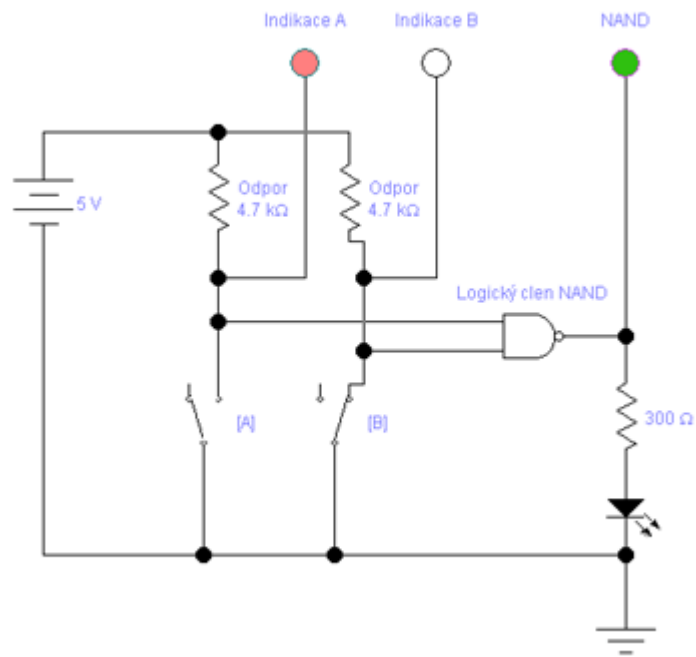


Logická funkce NAND - negace logického součinu

Negovaný logický součin může být definován i pro více vstupních proměnných. Výsledek negovaného logického součinu několika proměnných je roven jedné vždy, když alespoň jedna vstupní proměnná je rovna nule.


$$Y = \overline{A \cdot B}$$


A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

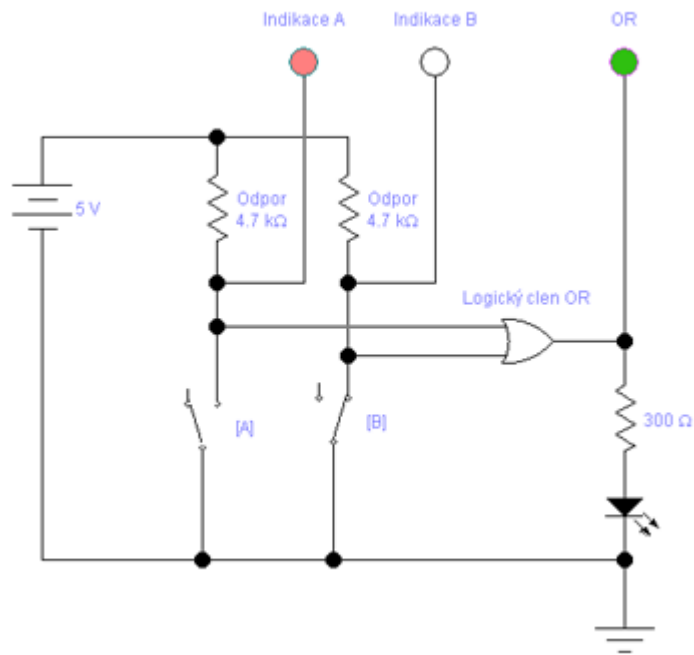


Logická funkce OR - logický součet

Také logický součet může být definován i pro více vstupních proměnných. Výsledek logického součtu několika proměnných je roven jedné vždy, když alespoň jedna vstupní proměnná je rovna jedné.

$$Y = A + B$$


A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1



Logická funkce NOR - negace logického součtu

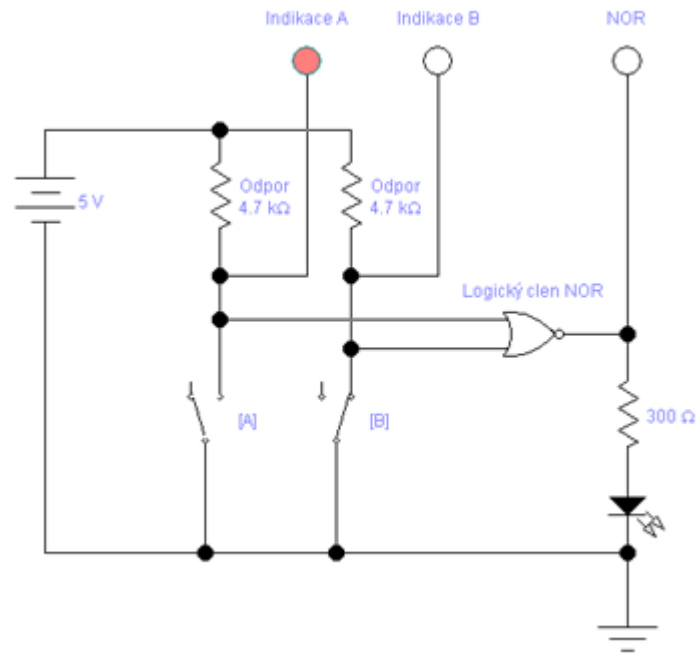
Negovaný logický součet může být definován i pro více vstupních proměnných. Výsledek negovaného logického součtu několika proměnných je roven jedné pouze tehdy, když každá vstupní proměnná je rovna nule.

Ověřte funkci hradla NOR.

$$Y = \overline{A + B}$$



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0



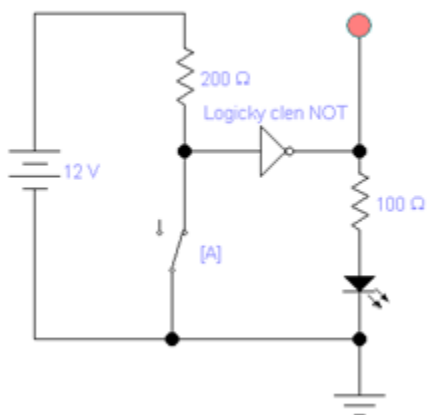
Logická funkce NOT - negace logického signálu

Negace je nejjednodušší logickou funkcí. Logický člen negace má jeden vstup a jeden výstup. Hodnota výstup je vždy opačná než hodnota vstupu.

$$Y = \bar{A}$$



A	Y
0	1
1	0

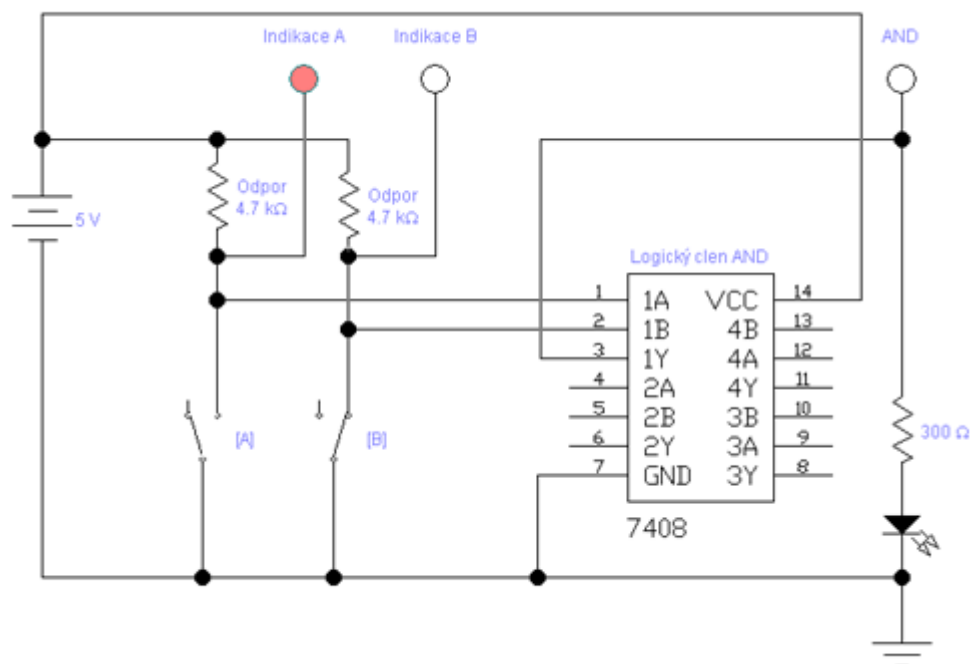


INTEGROVANÉ OBVODY ŘADY 74XX

AND, NAND, OR, NOR, NOT

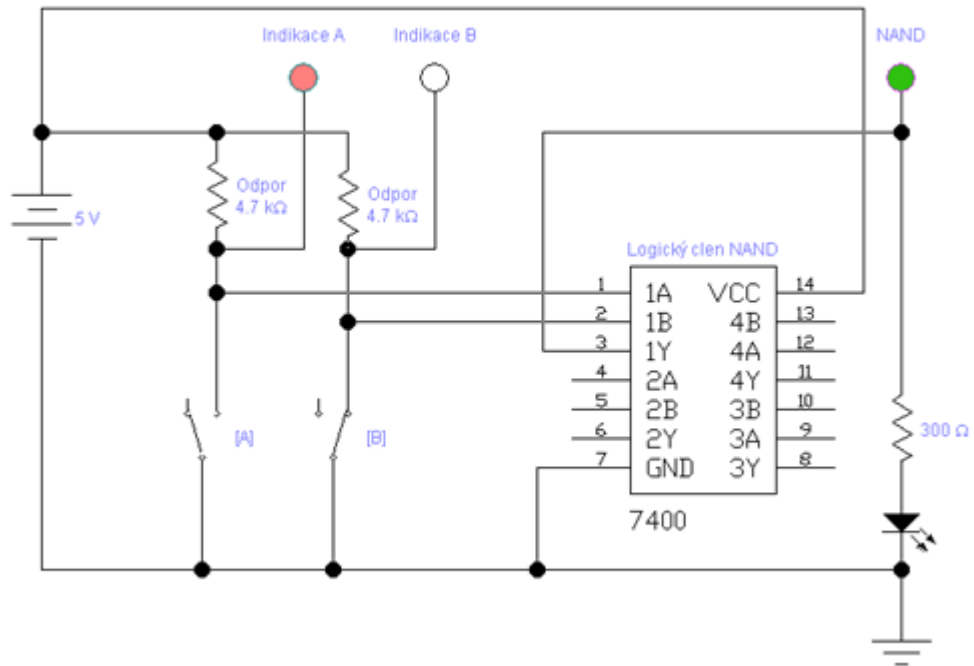
Logická funkce AND - logický součin

Použití čipu 7408 má stejnou funkci jako hradlo AND s tím, že čip má 8 vstupů a 4 výstupy. Jinak se to dá říci také, že jsou v něm integrovány čtyři hradla typu AND. Vstupy jsou označovány písmeny A a B, a výstup je označen písmenem Y. GND je zem - log. 0, VCC napětí - log. 1.



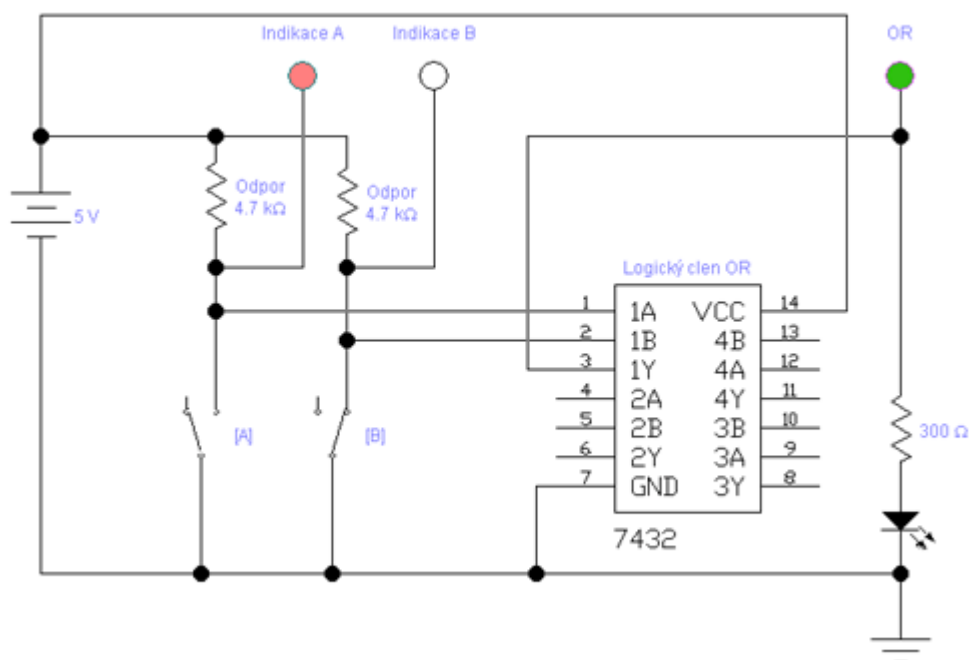
Logická funkce NAND - negace logického součinu

Použití čipu 7400 má stejnou funkci jako hradlo NAND s tím, že čip má 8 vstupů a 4 výstupy. Jinak se to dá říci také, že jsou v něm integrovány čtyři hradla typu NAND. Vstupy jsou označovány písmeny A a B, a výstup je označen písmenem Y. GND je zem - log. 0, VCC napětí - log. 1.



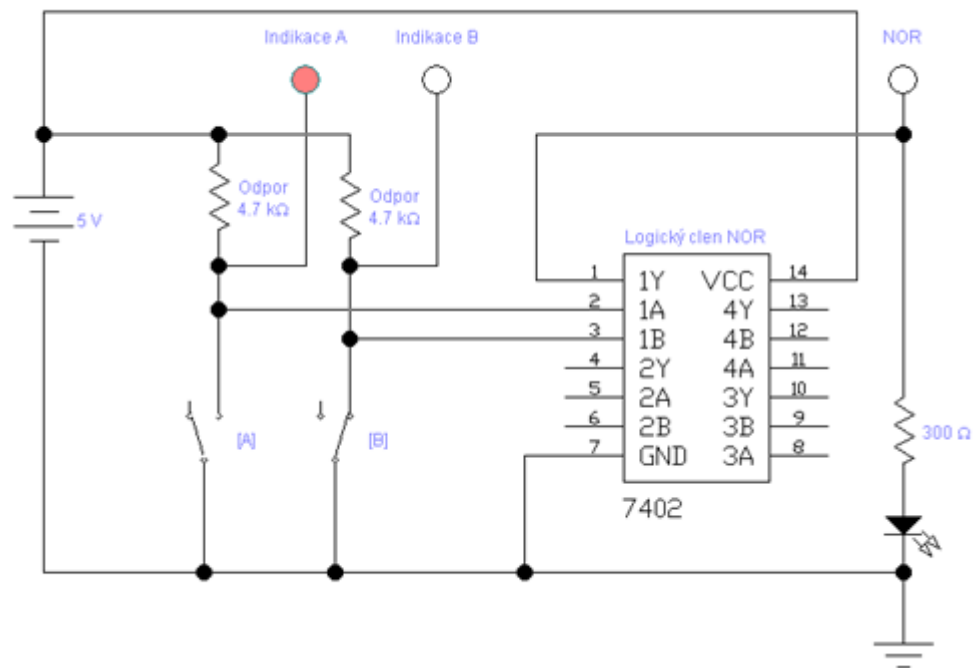
Logická funkce OR - logický součet

Použití čipu 7432 má stejnou funkci jako hradlo OR s tím, že čip má 8 vstupů a 4 výstupy. Jinak se to dá říci také, že jsou v něm integrovány čtyři hradla typu OR. Vstupy jsou označovány písmeny A a B, a výstup je označen písmenem Y. GDN je zem - log. 0, VCC napětí - log. 1.



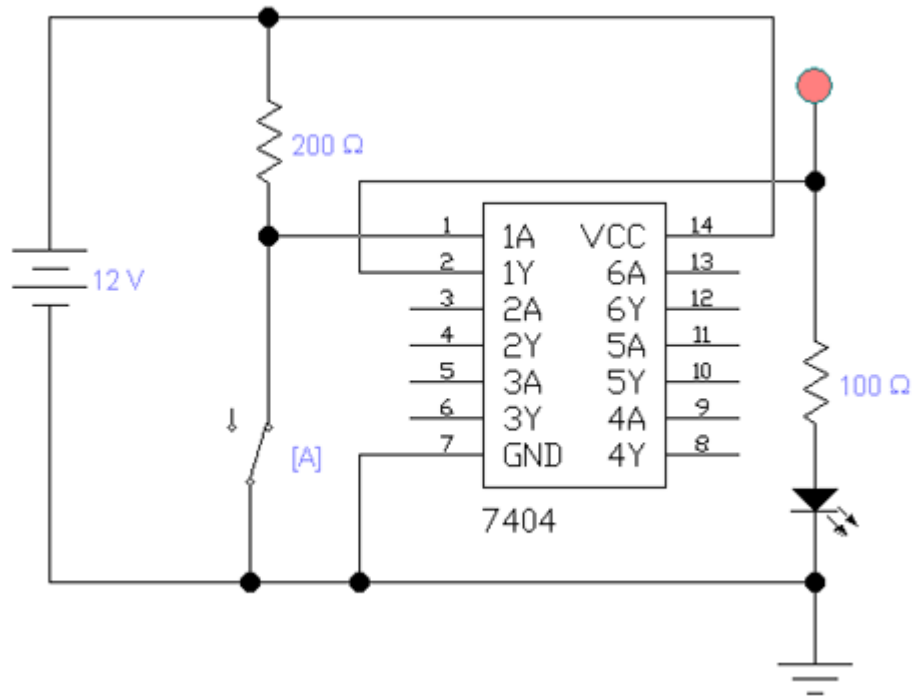
Logická funkce NOR - negace logického součtu

Použití čipu 7402 má stejnou funkci jako hradlo NOR s tím, že čip má 8 vstupů a 4 výstupy. Jinak se to dá říci také, že jsou v něm integrovány čtyři hradla typu NOR. Vstupy jsou označovány písmeny A a B, a výstup je označen písmenem Y. GDN je zem - log. 0, VCC napětí - log. 1.



Logická funkce NOT - negace logického signálu

Použití čipu 7404 má stejnou funkci jako hradlo NOT s tím, že čip má 6 vstupů a 6 výstupy. Jinak se to dá říci také, že jsou v něm integrovány čtyři hradla typu NOT. Vstup je označen písmenem A a výstup je označen písmenem Y. GDN je zem - log. 0, VCC napětí - log. 1.



ZÁKLADNÍ ZÁKONY BOOLOVY ALGEBRY:

Komutativní zákon	$A + B = B + A$ $A \cdot B = B \cdot A$
Distributivní zákon	$(A + B) \cdot C = A \cdot C + B \cdot C$ $A \cdot B + C = (A + C) \cdot (B + C)$
Vyloučení třetího	$A + \bar{A} = 1$ $A \cdot \bar{A} = 0$
Neutrálnost konstant	$A + 0 = A$ $A \cdot 1 = A$
Agresivnost konstant	$A + 1 = 1$ $A \cdot 0 = 0$
Idempotence	$A + A = A$ $A \cdot A = A$
Asociativní zákon	$(A + B) + C = A + (B + C)$ $(A \cdot B) \cdot C = A \cdot (B \cdot C)$
Dvojitá negace	$\overline{\bar{A}} = A$
Absorpce	$A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $A \cdot (A + B) = A$ $A \cdot (\bar{A} + B) = A \cdot B$
DeMorganův zákon	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$

KLOPNÉ OBVODY RS, D, JK

Klopné obvody

Klopné obvody lze rozdělit na následující typy podle stavu výstupu v závislosti na čase.

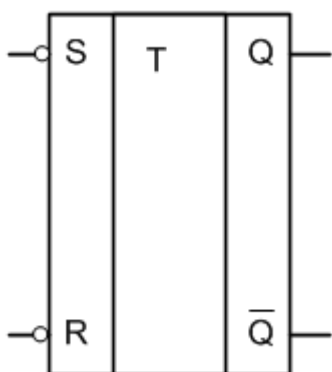
Monostabilní klopný obvod - má pouze jeden ustálený stav, tzn. že po aktivaci je výstup po určité době v opačném, než ustáleném stavu. Lze jej využít např. pro časovače.

Bistabilní klopný obvod - má dva možné ustálené stavy, tzn. že v libovolném z nich může zůstat libovolnou dobu. Lze jej proto využít např. jako paměť, tvoří i základ složitých sekvenčních obvodů - čítače ap. Nejčastěji se setkáme s typy RS, D, JK, ať již v podobě integrovaného obvodu či bloku v programovacím schématu automatu PLC. Úkolem bistabilního klopného obvodu je zaznamenat přítomnost přechodné informace a uchovat tento stav, i když informace již ze vstupu zmizí. Lze ho využít jako paměti.

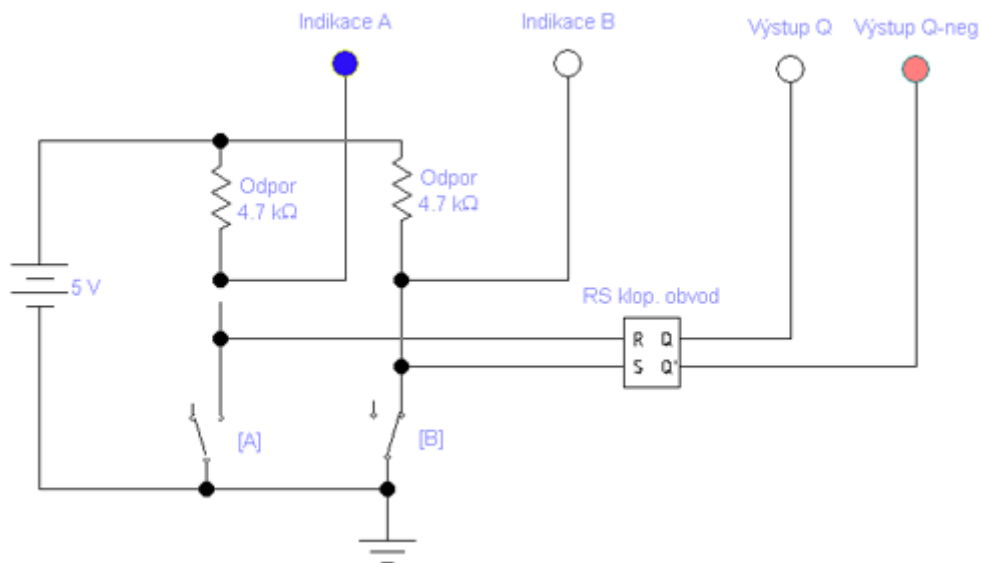
Astabilní klopný obvod - nemá ustálený stav, jeho výstup se stále přepíná mezi logickou jedničkou a nulou. Lze jej proto využít jako generátor obdélníkového signálu, např. jako zdroj hodinového kmitočtu.

Klopný obvod RS

Klopný obvod RS má v asynchronním provedení dva vstupy - R, S a obvykle i dva výstupy - Q, \bar{Q} negované. Vstup R (reset, nulování) slouží k uvedení výstupu Q do stavu logické nuly. Vstup S (set, nastavení) uvede výstup Q do stavu logické jedničky. Tento obvod reaguje na přítomnost logické nuly na vstupech R, S tak, že vstup R nastaví výstup Q do nuly, vstup S nastaví výstup Q do jedničky. Při obou vstupech na nule dojde k nežádoucímu stavu - oba výstupy mají hodnotu 1 a tedy nemůžeme tvrdit, že jsou navzájem inverzní. Je-li na obou vstupech logická jednička, výstup zachová předchozí stav - nezmění se. Ověřte funkci klopného obvodu RS.

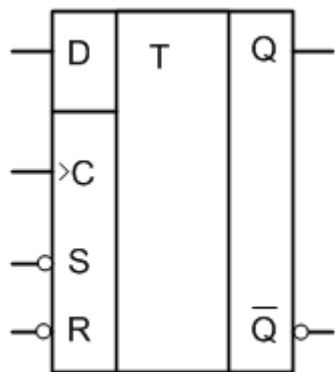


R^n	S^n	Q^{n+1}	neg Q^{n+1}
0	0	1	1
0	1	0	1
1	0	1	0
1	1	0	neg. Q^n

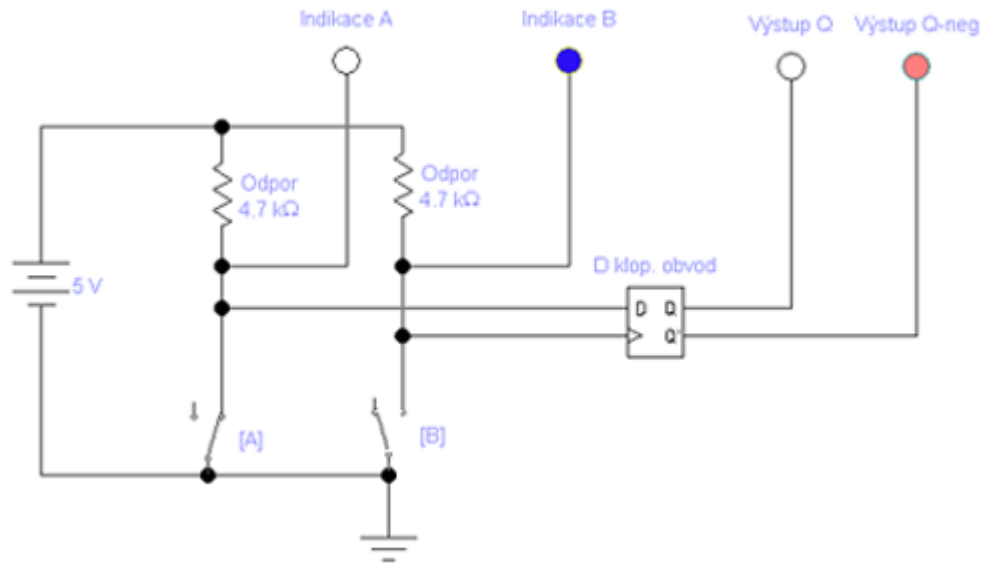


Klopný obvod D

Klopný obvod D vznikne ze synchronního klopného obvodu, zařazením invertoru mezi vstupy R a S. Tím vyloučíme první a poslední řádek tabulky, tzn. stavy $RS=00$ a $RS=11$. Obvod má dva vstupy - D, T a obvykle i dva výstupy - Q, \bar{Q} . Lze jej jednoduše použít jako jednobitovou paměť. Vstup D (data) slouží k přivedení hodnoty, která se má uchovat. Vstup C (clock, hodiny) uvede výstup Q do stavu odpovídajícímu vstupu D. Výstup Q může během impulsu na C kopírovat stav na vstupu D, pak takový obvod nazýváme obvodem se statickým řízením zápisu. Obvod s dynamickým řízením zápisu reaguje jen na změnu úrovně na vstupu C, tzn. na vzestupnou nebo sestupnou hranu impulsu.

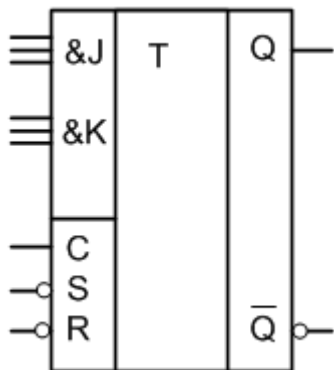


D^n	Q^{n+1}	neg Q^{n+1}
0	0	0
0	1	1
1	0	0
1	1	1

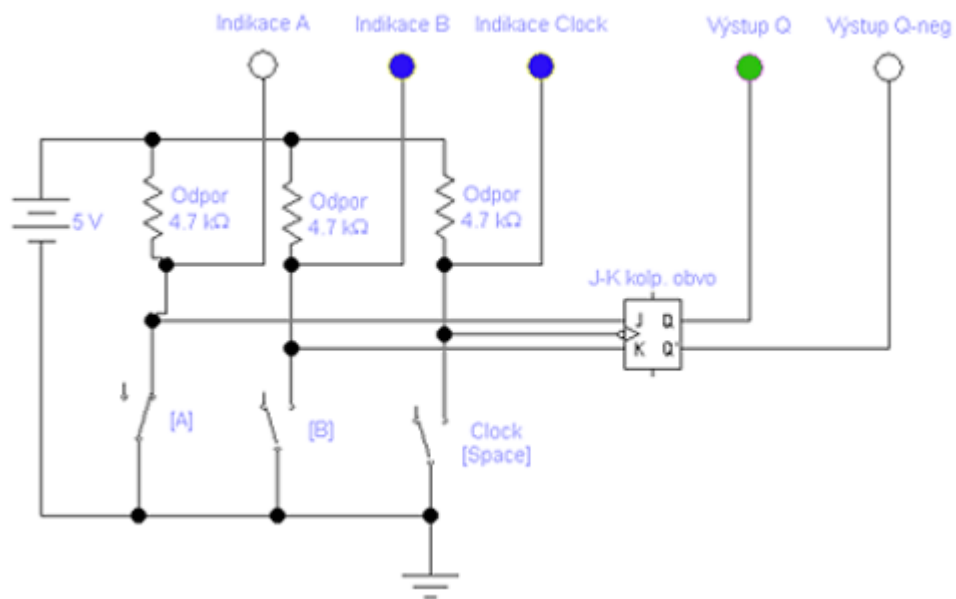


Klopný obvod JK

Klopný obvod JK je složen ze dvou obvodů RS, označených jako master a slave. Je využíván např. v čítačích.



J^n	K^n	Q^{n+1}
0	0	Q^n - zachování předchozího stavu
0	1	0 - provede reset výstup
1	0	1 - provede set výstup
1	1	neg. Q^n - zneguje předchozího stavu výstupu



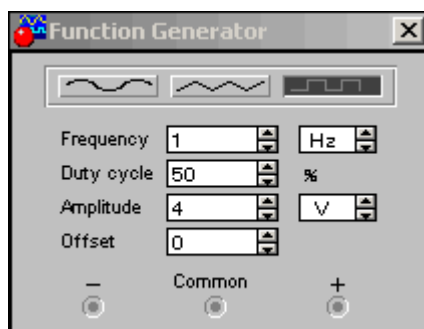
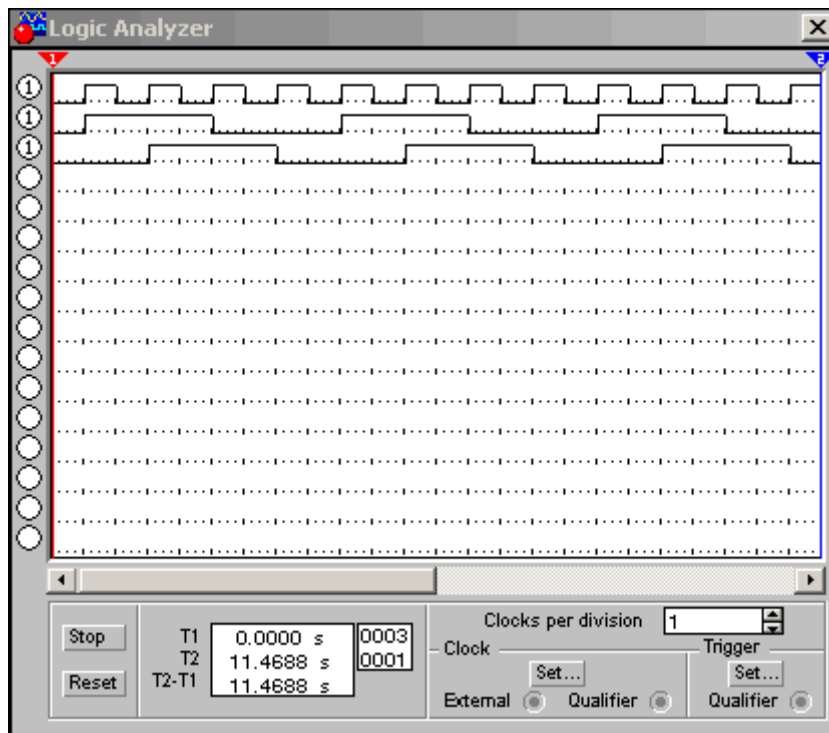
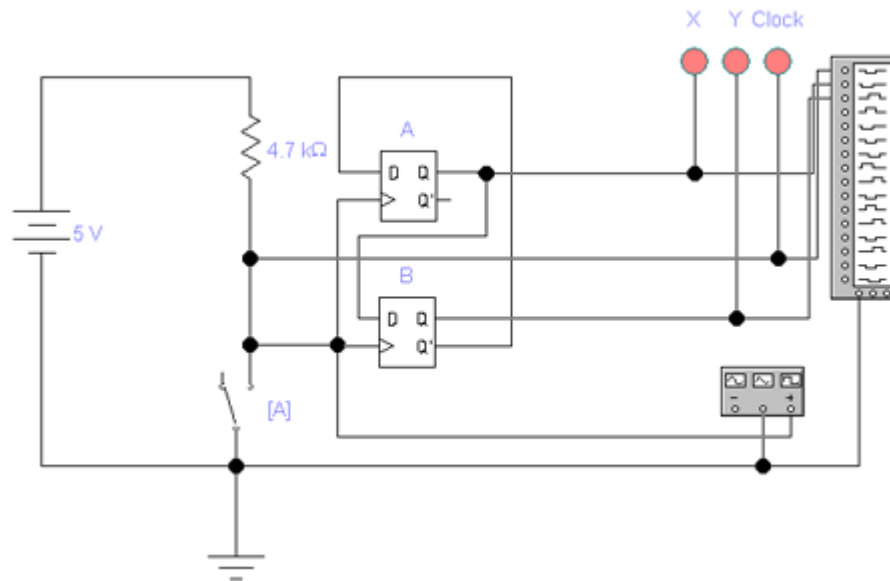
Realizace klopných obvodů:

Navrhněte generátor periodického dvoufázového signálu s kmitočtem $f = \frac{1}{4} \text{ clock}$ se střídou 1:1 a překrývajícími se fázemi $\Delta\varphi = \pi$

$$D_A = \bar{A}\bar{B} + A\bar{B} = \bar{B}(\bar{A} + A) = \bar{B}$$

$$D_B = A\bar{B} + A\bar{B} = A(\bar{B} + B) = A$$

Vnitřní proměnná (t_n)		Budící proměnná ($t_n \rightarrow t_{n+1}$)		Vnitřní proměnná (t_{n+1})		Výstupní proměnná (t_n)	
A	B	D_A	D_B	A	B	X	Y
0	0	1	0	1	0	0	0
1	0	1	1	1	1	1	0
0	1	0	0	0	0	0	1
1	1	0	1	0	1	1	1

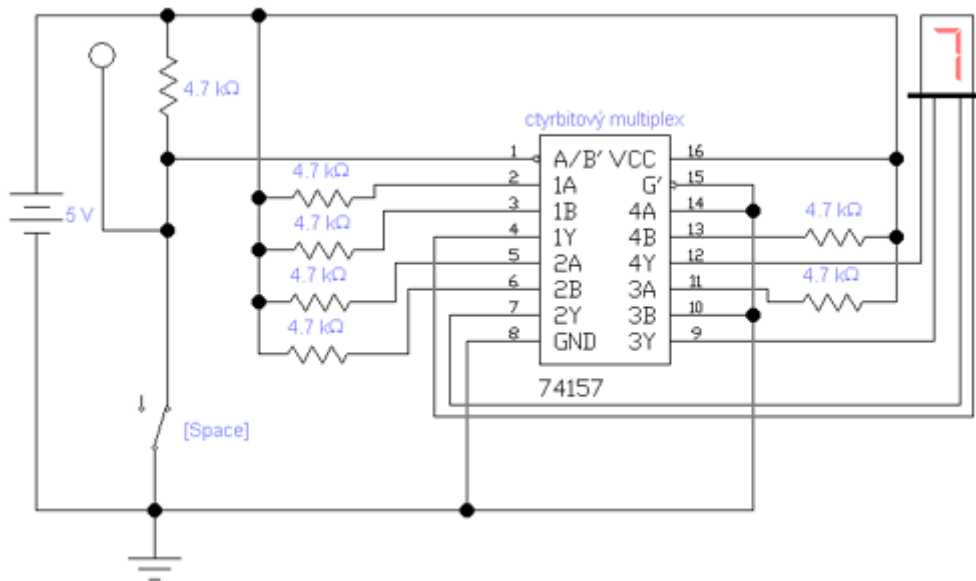


INTEGROVANÉ LOGICKÉ OBVODY

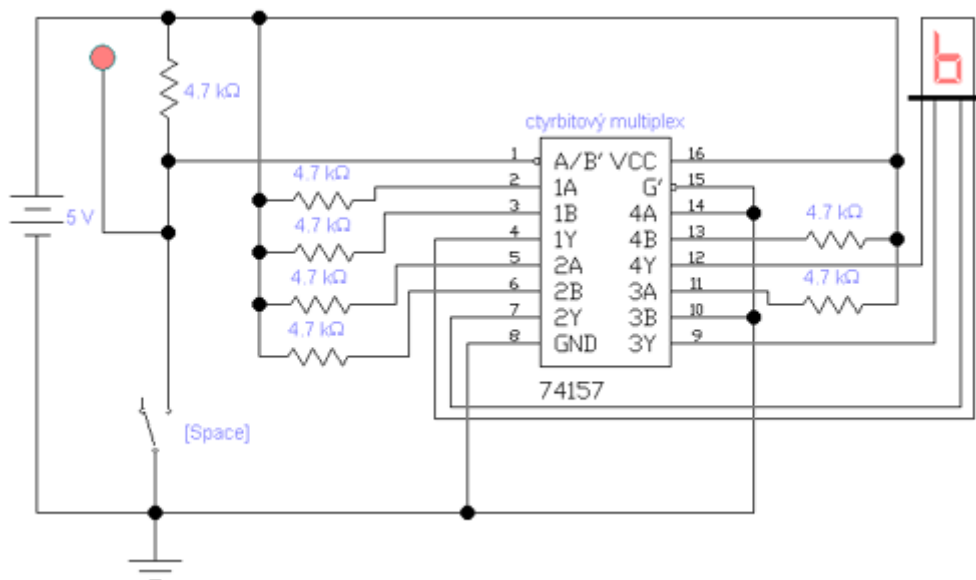
74 157 - čtyřbitový multiplex

Tento obvod funguje na principu, že když je na vstup A/B přivedena logická hodnota „0“, obvod čte hodnoty ze vstupů A. když je na vstup A/B přivedena logická hodnota „1“ tak obvod čte hodnoty ze vstupů B.

Zapojte obvod 74 157 tak, aby multiplex přepínal na výstupu hodnotu 7 na **b**. K vypracování použijte skutečný obvod 74157 a potřebný hardware



Nastavená log. 0

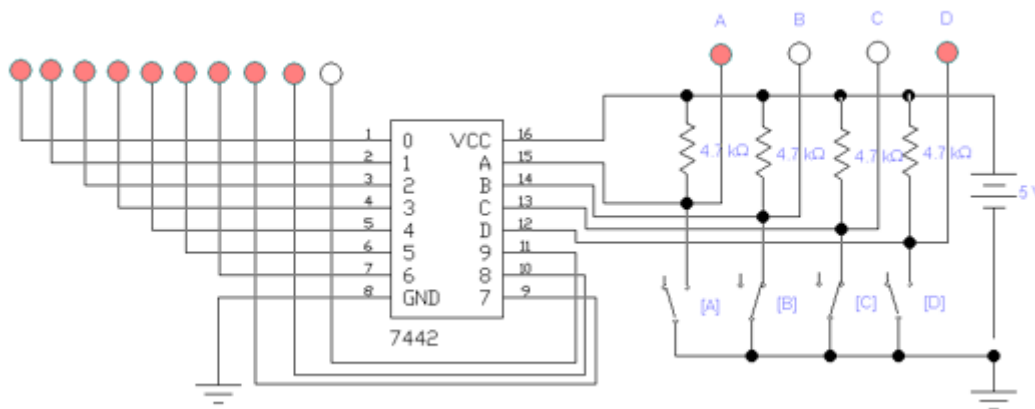


Nastavená log. 1

74 42 - dekodér kódu BCD

Dekodéry (demultiplexery) 7442 dekódují binárně kódované číslo na 4 vstupech na kód 1 z 10. Aktivní signál na výstupech je 0. U typu 7442 je ve stavu 0 vždy jen výstup, který odpovídá binárnímu číslu 0 až 9, pro ostatní čísla jsou všechny výstupy ve stavu 1. Ve funkci demultiplexeru přivádíme 3 bitovou adresu na vstupy A, B, C, data sériově na vstup D a výstupní informaci odebíráme z výstupů 0 až 7.

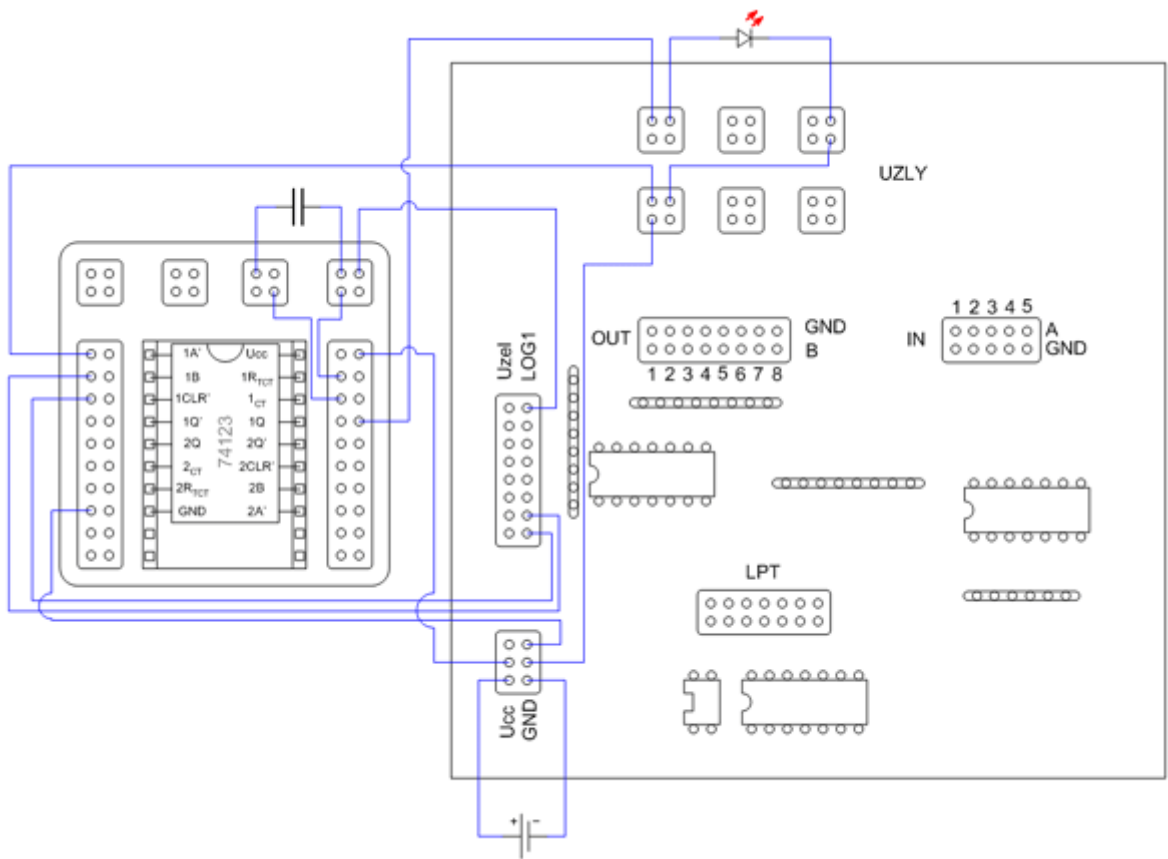
Ověřte a zapojte obvod 7442 tak, aby fungoval jako generátor BCD kódu. K vypracování použijte skutečný obvod 7442 a potřebný hardware.



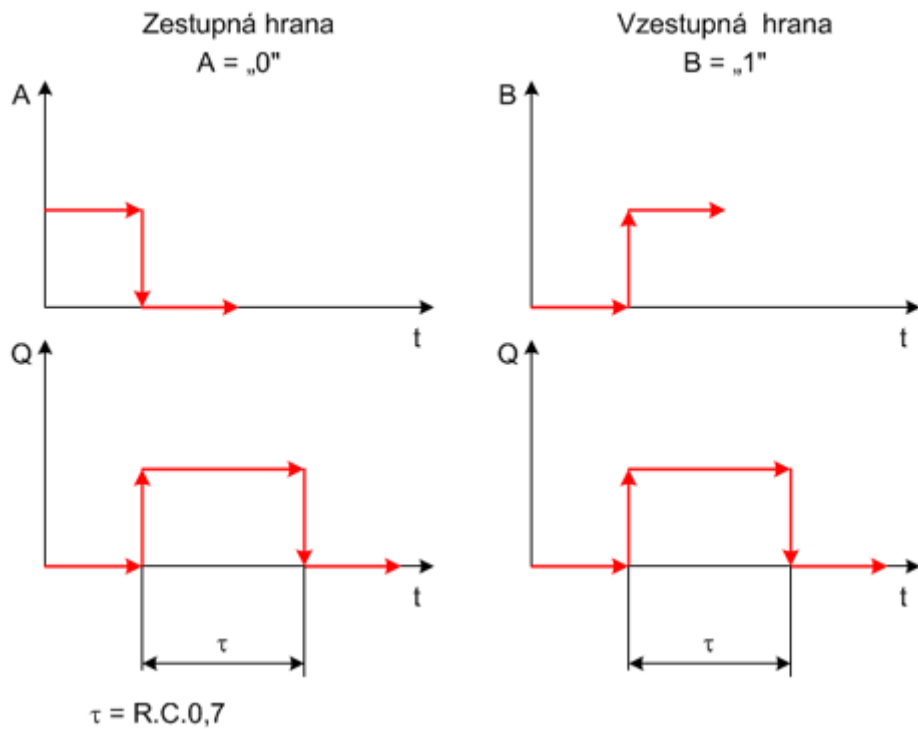
Generátor BCD kódu

74 123 - monostabilní a astabilní obvod

74123 obsahuje dva monostabilní multivibrátory s možností dalšího nastartování během výstupního impulsu. Každý multivibrátor je možno spouštět buď přechodem z úrovně 1 do 0 (závěrnou hranou) vstupního signálu ze vstupu A nebo přechodem z úrovně 0 do 1 (náběžnou hranou) vstupního signálu ze vstupu B. Schopnost dalšího nastartování zjednodušuje generování extrémně dlouhých výstupních impulsů. Dojde-li k opětovnému nastartování dalším spouštěcím impulsem během trvání výstupního impulsu, výstupní impuls se prodlouží. Nulovací vstupy umožňují ukončení výstupního impulsu v předem stanovenou dobu nezávisle na hodnotách časovacích součástek R_{TCT} a C_T . Monostabilní multivibrátory v 74123 zajišťují velkou volnost při řízení šířky impulsů. V aplikacích, kdy vyžadujeme přesnější nastavení šířky výstupních impulsů a není potřeba nulování, je nejlépe použít monostabilní multivibrátor 74121.

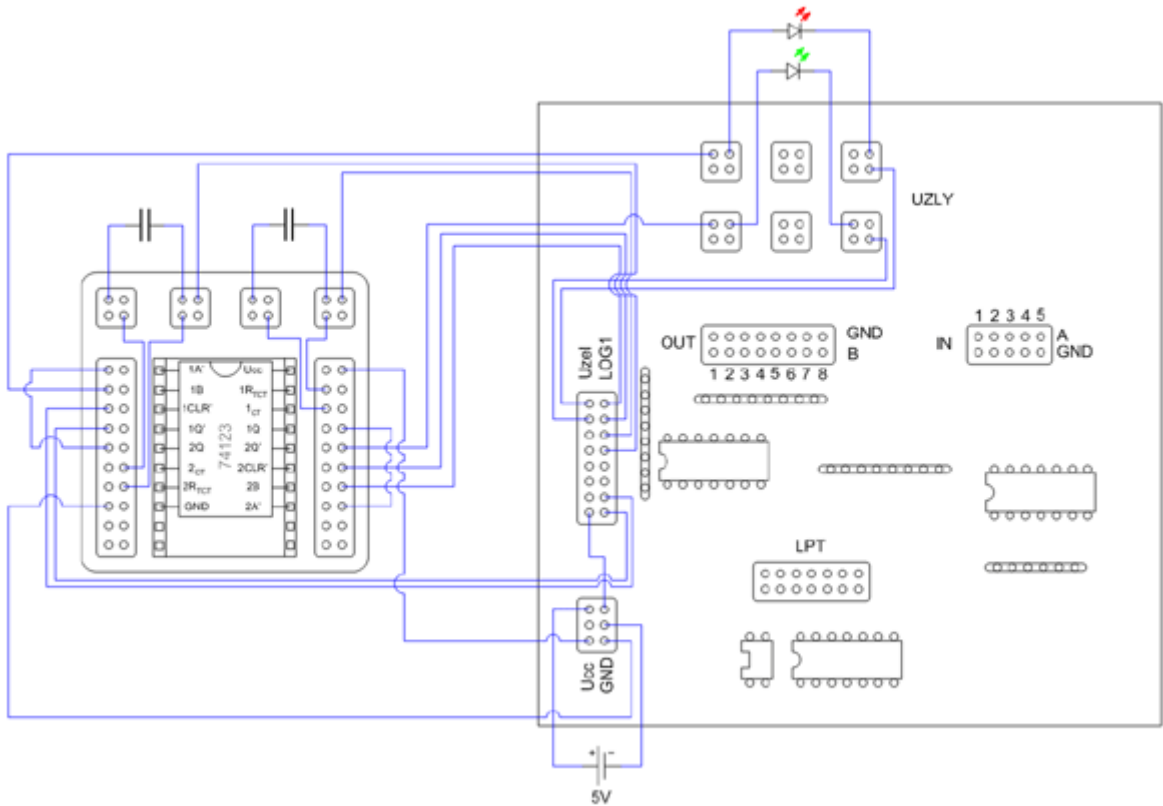


Monostabilní klopný obvod.

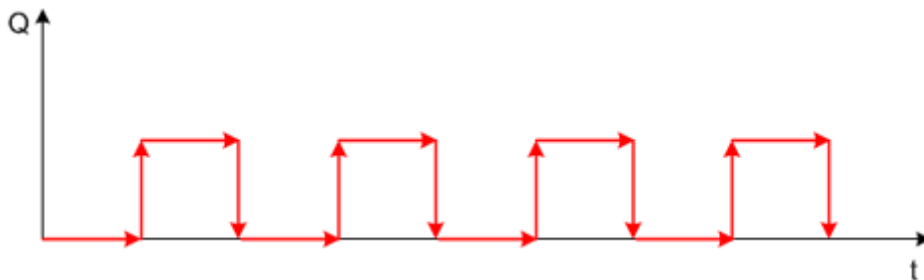


Průběhy monostabilního klopného obvodu

Po sepnutí B1 se na určitou dobu rozsvítí dioda. Po určité době, dané vztahem $t = R \cdot C \cdot 0,7$ a dioda zhasne.



Astabilní klopný obvod.



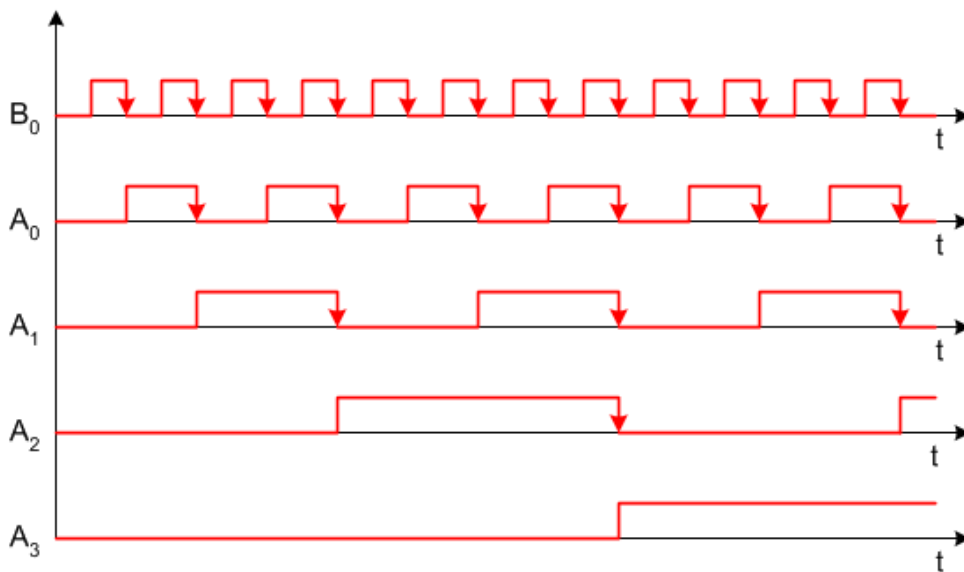
Průběhy astabilního klopného obvodu

Astabilní klopný obvod se dá realizovat jako dva monostabilní klopné obvody, které se navzájem spouští.

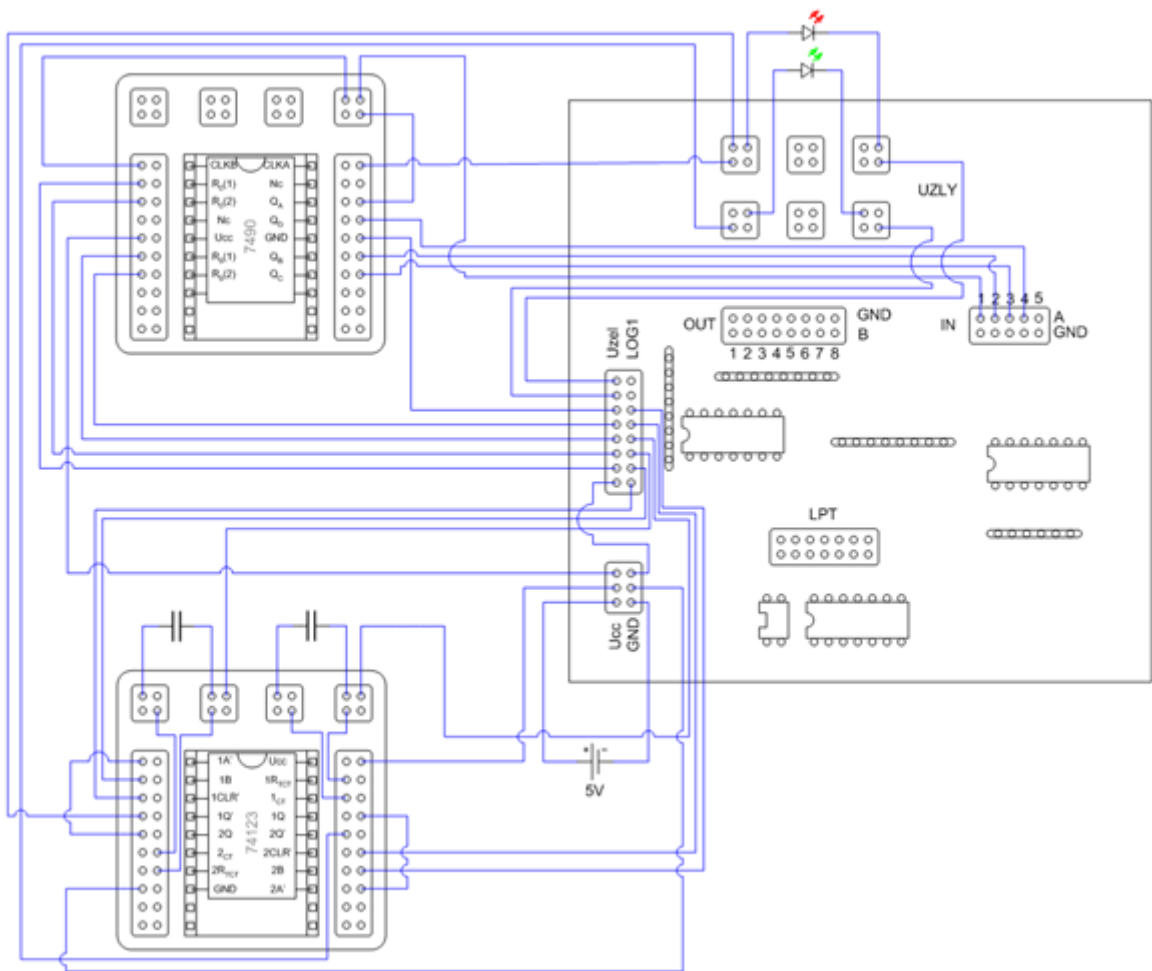
74 90 - dekadický čítač

Integrovaný obvod 7490 je monolitický obvod střední integrace určený pro funkci desítkového čítače a děliče kmitočtu. Je sestaven ze čtyř dvojčinných bistabilních klopných obvodů. První klopný obvod, který je zapojen samostatně, realizuje funkci děliče dvěma, zbývající tři klopné obvody, které tvoří druhou část čítače, jsou zapojeny ve funkci děliče pěti. K překlopení klopných obvodů a tím ke změně stavu čítače dochází po přechodu 1 - 0 vstupního signálu. Čítač je dále opatřen hradly, pomocí kterých je možno výstupy všech klopných obvodů uvést do stavu 0 nebo je nastavit do binární 9.

Ověřte a zapojte obvod 74 123 a 7490. Sestavte astabilní klopný obvod který bude fungovat jako generátor pulsů. Ke generátoru připojte obvod 7490, který bude fungovat jako čítač. K vypracování použijte skutečný obvod 74 123, 7490 a potřebný hardware.



Ukázka čítání čítače



Realizace čítače 7490, vstupní impulsy generuje astabilní klopný obvod

74 93 – čítač

Integrovaný obvod **7493** je monolitický obvod střední integrace, určený pro funkci čtyřbitového binárního čítače a děliče kmitočtu. Je sestaven ze čtyř dvojčinných bistabilních klopných obvodů typu J - K. První obvod je zapojen samostatně, zbývající tři tvoří dělič kmitočtu osmi. K překlopení klopných obvodů a tím ke změně stavu čítače dochází po přechodu 1 na 0 vstupního signálu. Čítač je opatřen hradlem, pomocí kterého lze výstupy všech klopných obvodů uvést do stavu logické nuly. Obvod 7493 je podobný obvodu 7490, čítá však pouze do hodnoty „F“.

Program Electronics Workbench v.5.12 možno stáhnout zde:

[Electronics Workbench v.5.12](#) [7.8 MB]

http://352lab.vsb.cz/MinServer/PraceStud/LPaS/2002_2003/Foltynek/index.htm

<http://352lab.vsb.cz/>

LOGICKÉ PRVKY A SYSTÉMY

- [Realizace logických funkcí \(AND, NAND, OR, NOR, NOT\) technickými prostředky](#)
- [Realizace logických funkcí \(AND, NAND, OR, NOR, NOT\) integrovanými obvody řady 74XX](#)
- [Řešení kombinační logické úlohy využitím základních logických prvků](#)
- [Klopné obvody RS, D, JK](#)
- [Integrované logické obvody](#)
- [Programovatelné logické automaty](#)