

## Čítače impulzů

Čítač je sekvenční logický obvod, který čítá (počítá) impulzy přivedené na jeho vstup, nebo dělí jejich frekvenci. Skládá se z klopných obvodů JK nebo T.

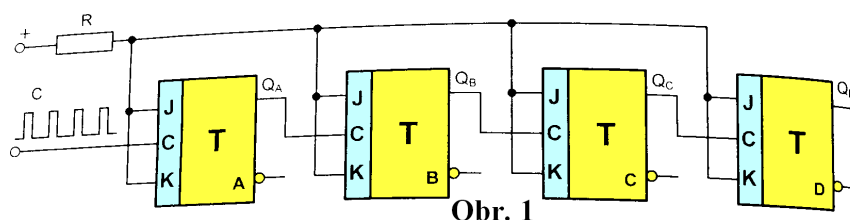
Dle principu existují dva druhy čítačů:

- **Asynchronní čítač** – výstup každého klopného obvodu je přiveden na vstup následujícího. Překlápění klopného obvodu se uskutečňuje postupně s každým hodinovým impulzem, což při více klopných obvodech přináší nevýhodné zpoždění.
- **Synchronní čítač** – čítač překlápí všechny klopné obvody současně a je řízen hodinovými synchronizačními impulzy.

### Asynchronní čítač

Asynchronní čítač využívá vlastností dvoustupňového obvodu JK, který překlápí při týlové hraně hodinového impulzu.

Na obrázku 1 je jednoduchý dvojkový čítač se čtyřmi klopnými obvody typu JK.



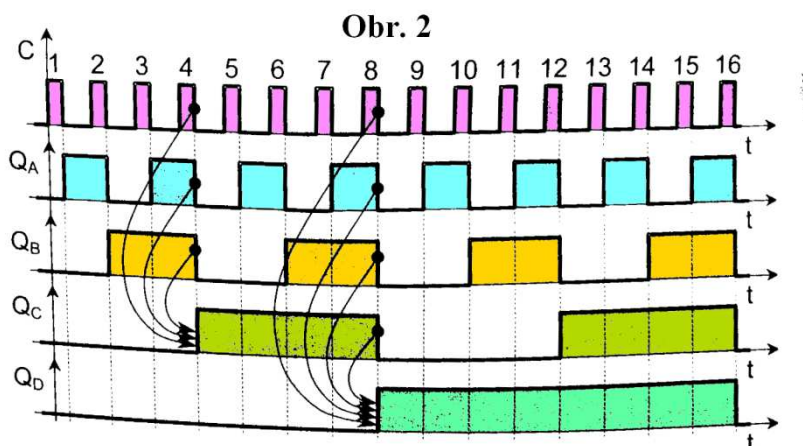
Obr. 1

### Činnost asynchronního čítače:

Dvojkový čítač obecně počítá do  $n = 2^N$ , kde N je počet klopných obvodů. Na hodinový vstup prvního klopného obvodu přivádíme počítané impulzy. Hodinové vstupy ostatních klopných obvodů jsou připojeny vždy na výstup předcházejícího klopného obvodu.

Klopný obvod T<sub>A</sub> mění svůj stav při každém hodinovém impulzu, tzn., že kmitočet vstupních impulzů dělí dvěma. Klopný obvod T<sub>B</sub> mění svůj stav po každém druhém vstupním hodinovém impulzu a vstupní kmitočet dělí čtyřmi atd. Obecně platí, že na výstupu N-tého klopného obvodu získáme kmitočet  $f/2^N$ . Při šestnáctém hodinovém impulzu nastane takový stav, že v průběhu trvání tohoto impulzu jsou všechny klopné obvody nastaveny na úroveň logické hodnoty 1 ( $Q_A = Q_B = Q_C = Q_D = 1$ ).

Ve dvojkovém kódu to představuje desítkové číslo 15 ( $1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0$ ). Tým tohoto šestnáctého impulzu způsobí postupné překlopení všech klopných obvodů do výchozího stavu ( $Q_A = Q_B = Q_C = Q_D = 0$ ).



Obr. 2

počet vstupních impulzů	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
	2 <sup>3</sup>	2 <sup>2</sup>	2 <sup>1</sup>	2 <sup>0</sup>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

Tab. 1

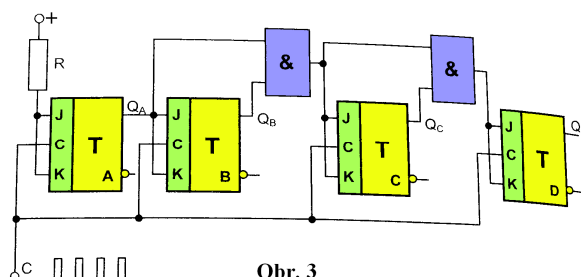
Činnost čítače názorně vyjadřuje grafický záznam průběhu výstupu všech klopných obvodů na obrázku 2. Na diagramu je vyznačena podmínka pro překlopení následujícího klopného obvodu – výstup všech předchozích klopných obvodů musí být ve stavu logické 1.

Dle stavu výstupů jednotlivých klopných obvodů dle obrázku 2 můžeme sestavit pravdivostní tabulku čítače (tab.1). Tato tabulka představuje binární kód, neboli převod desítkové soustavy do dvojkové, kde desítkovou soustavu tvoří počet vstupních impulzů.

Čítače, u kterých je každý klopný obvod spouštěn předcházejícím klopným obvodem, se nazývají asynchronní čítače. Zvětšující se počet klopných obvodů způsobuje zvětšování zpoždění, neboť zpoždění jednotlivých stupňů se sčítají. To omezuje rychlost sčítání asynchronního čítače.

### Synchronní čítač

V synchronních čítačích se příslušné klopné obvody spouštějí současně, protože vstupy hodinových impulzů jsou propojeny paralelně, jako na obrázku 3.



Obr. 3

### Činnost synchronního čítače:

Čítač je sestaven z klopných obvodů JK, o kterých víme, že při vstupních signálech  $J = K = 1$  mění svůj stav vždy s příchodem hrany hodinového impulsu a při vstupních signálech  $J = K = 0$  setrvávají ve svém původním stavu.

Vycházíme-li z těchto vlastností klopného obvodu, můžeme konstatovat, že první klopný obvod  $T_A$  mění stav výstupu  $Q_A$  s příchodem (případně odchodem) každého hodinového impulsu, zatímco druhý klopný obvod  $T_B$  se překlápí při každém druhém hodinovém impulsu (výstup  $Q_B$ ).

Podmínkou překlopení druhého klopného obvodu  $T_B$  je existence logické 1 na jeho vstupech J, K i C. Následující klopné obvody mohou překloupat opět jen s podmínkou jednotkových vstupů u všech předcházejících klopných obvodů. Tuto podmínku zajišťují přidané členy AND. Tím je zaručeno překlápění dle stejného pořádku jako u asynchronního čítače, ovšem s tím rozdílem, že překlápění nastává u všech klopných obvodů najednou.

Činnost obvodu způsobuje, stejně jako u asynchronního čítače, že se počet vstupních impulzů (nebo jejich kmitočty) dělí dvěma, čtyřmi, osmi a šestnácti. Po šestnácti impulzech se uvede výstup čítače do původního (počátečního) stavu.

Snížený počet impulzů je možné znázornit na displeji a tak přesně měřit i poměrně vysoké kmitočty.

Synchronní čítače jsou složitější, ale jejich kmitočty čítání, limitovaný zpožděním jen jednoho stupně, může být proto vyšší než u asynchronních čítačů.

Kromě dvojkových čítačů, které počítají vstupní impulzy ve dvojkovém kódu, existují čítače s různě zkráceným čítacím cyklem. Nejčastěji se setkáváme s dekadickými čítači, které jsou zapojeny tak, že za dvojkovým stavem  $1001_{(2)} = 9_{(10)}$  následuje stav  $0000_{(2)} = 0_{(10)}$  a současně je generován impulz pro přenos do vyššího řádu. Zkrácení čítacího cyklu je dosaženo pomocnými kombinačními obvody. Dekadické čítače mohou být zapojeny jako synchronní nebo jako asynchronní. Podobně se např. pro číslicové hodiny používají čítače s čítacím cyklem do 6 a do 12. Existují i zapojení s libovolně nastavitelným čítacím cyklem. Bližší údaje a zapojení těchto čítačů lze nalézt např. v Číslicové technice od D. Matouška vydané nakladatelstvím BEN v roce 2002.

*Zdroj: Jan KESL – Elektronika III – Číslicová technika*