

Sekvenční logické obvody

Sekvenční obvod

- Pokud hodnoty výstupů logického obvodu závisí nejen na okamžitých hodnotách vstupů, ale i na vnitřním stavu obvodu, logický obvod se nazývá sekvenční.
- Sekvenční obvody mění svůj vnitřní stav a své výstupy v diskrétních časových intervalech t , $t + \Delta t$, $t + 2 \Delta t$, ...
Je-li Δt jednotkový interval, můžeme pak psát :
 t , $t + 1$, $t + 2$, $t + 3$, ...
- K popisu logických sekvenčních obvodů se používá:
 - matematický formalismus teorie automatů
 - excitační tabulka

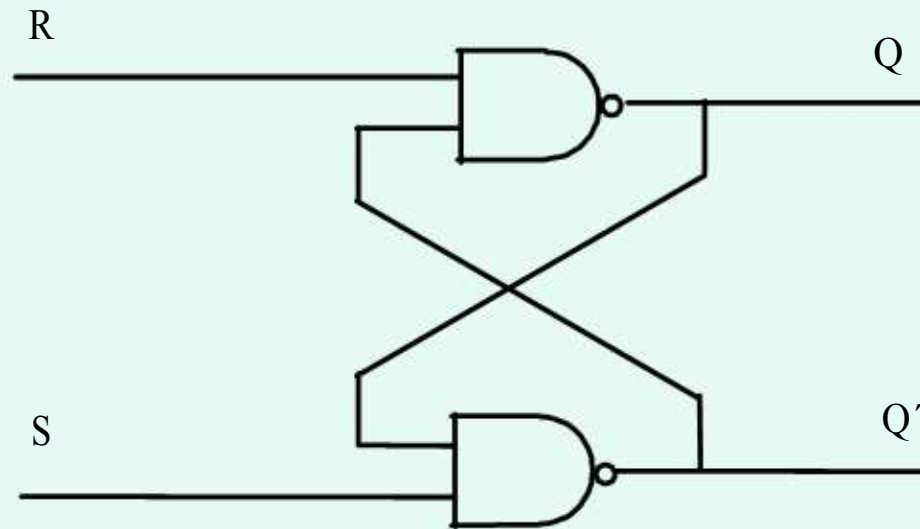
Excitační tabulka

- Příklad excitační tabulky (obvod S-R):

S	R	Q(t+1)
0	0	?
0	1	0
1	0	1
1	1	Q(t)

- Excitační tabulka popisuje, jak závisí hodnota výstupu obvodu Q v čase $t+1$, na hodnotách vstupů obvodu R a S a na stavu výstupu obvodu Q v čase t
- V excitační tabulce je znakem $?$ vyznačeno, že pokud byl v čase t na vstupech stav $R = S = 0$, není v čase $t+1$ hodnota výstupu $Q(t+1)$ definována.

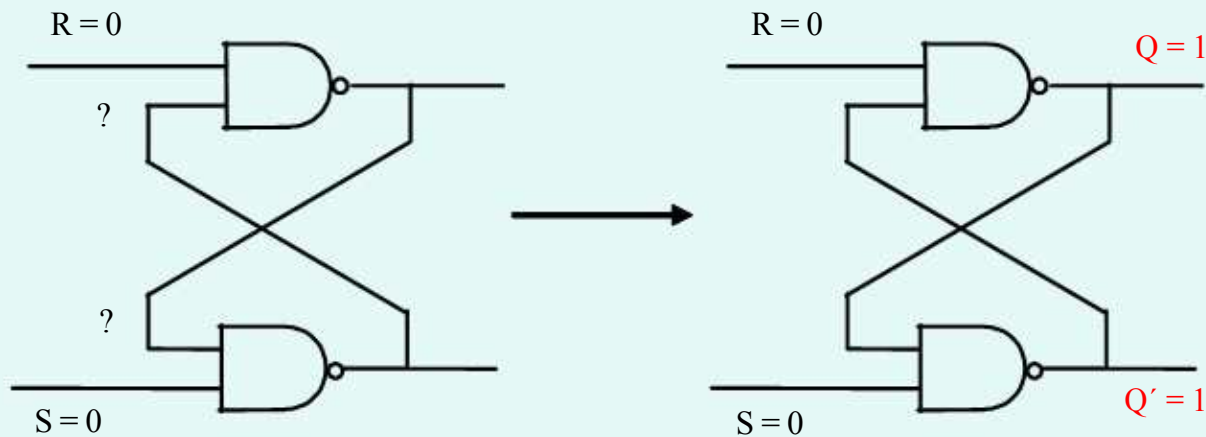
S-R klopný obvod



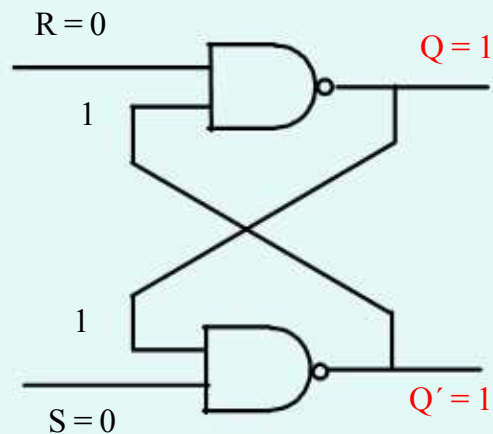
- Pokud na vstupy R a S vložíme hodnoty 0 nebo 1, hodnoty na výstupech obvodu Q a Q' se mohou po určité době (ns) měnit, dokud se neustálí - dosáhnou **stabilního stavu**
- Stabilní stavy závisí na hodnotách udržovaných na vstupech i výstupech obvodu.

Stabilní stavy R-S klopného obvodu

■ Na vstupy přivedeme hodnoty: $R = 0$ $S = 0$



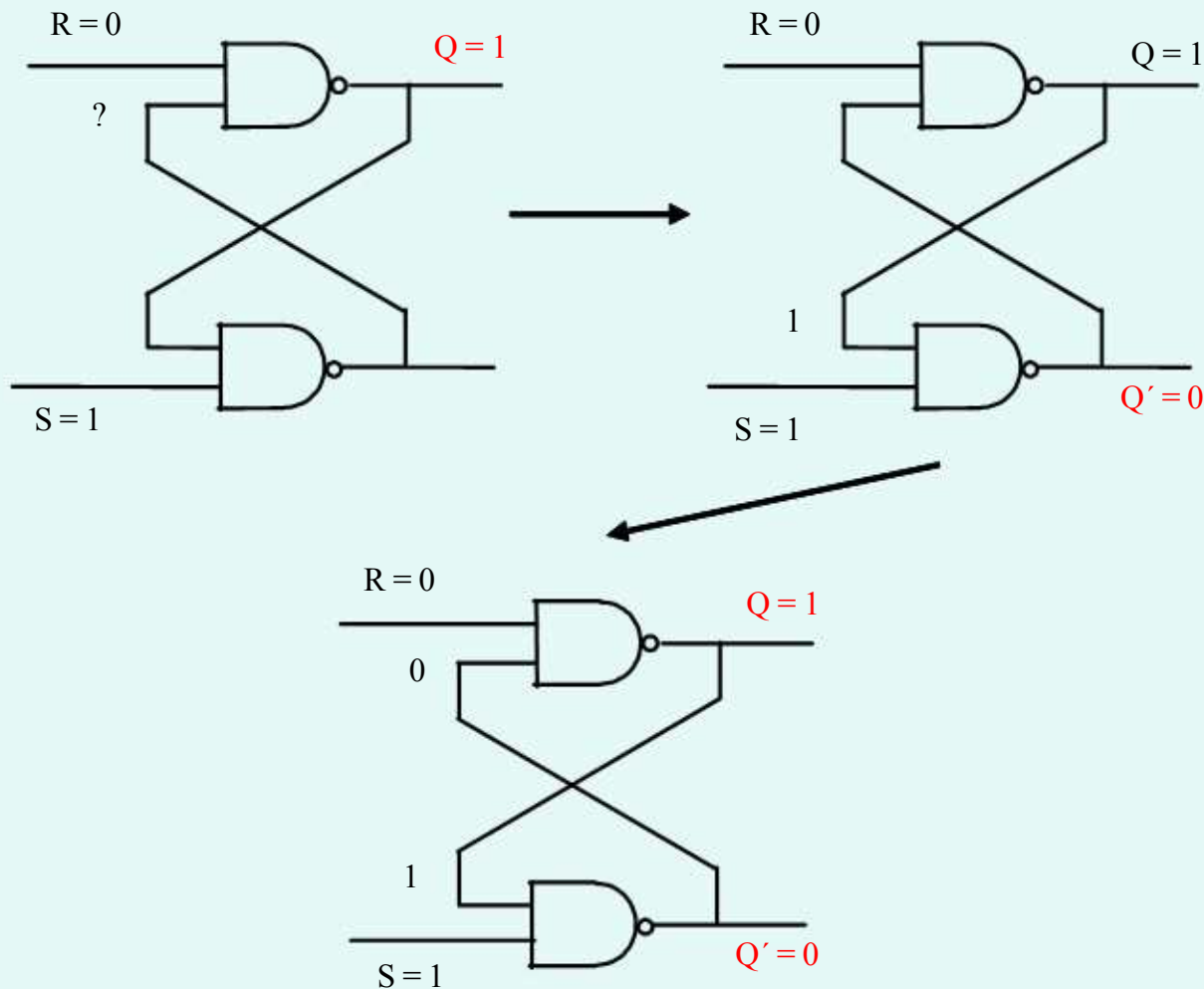
x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0



■ Stabilní stav:
 $Q(t+1) = 1$
 $Q'(t+1) = 1$

Stabilní stavy R-S klopného obvodu

■ Na vstupy přivedeme hodnoty: $R = 0$ $S = 1$

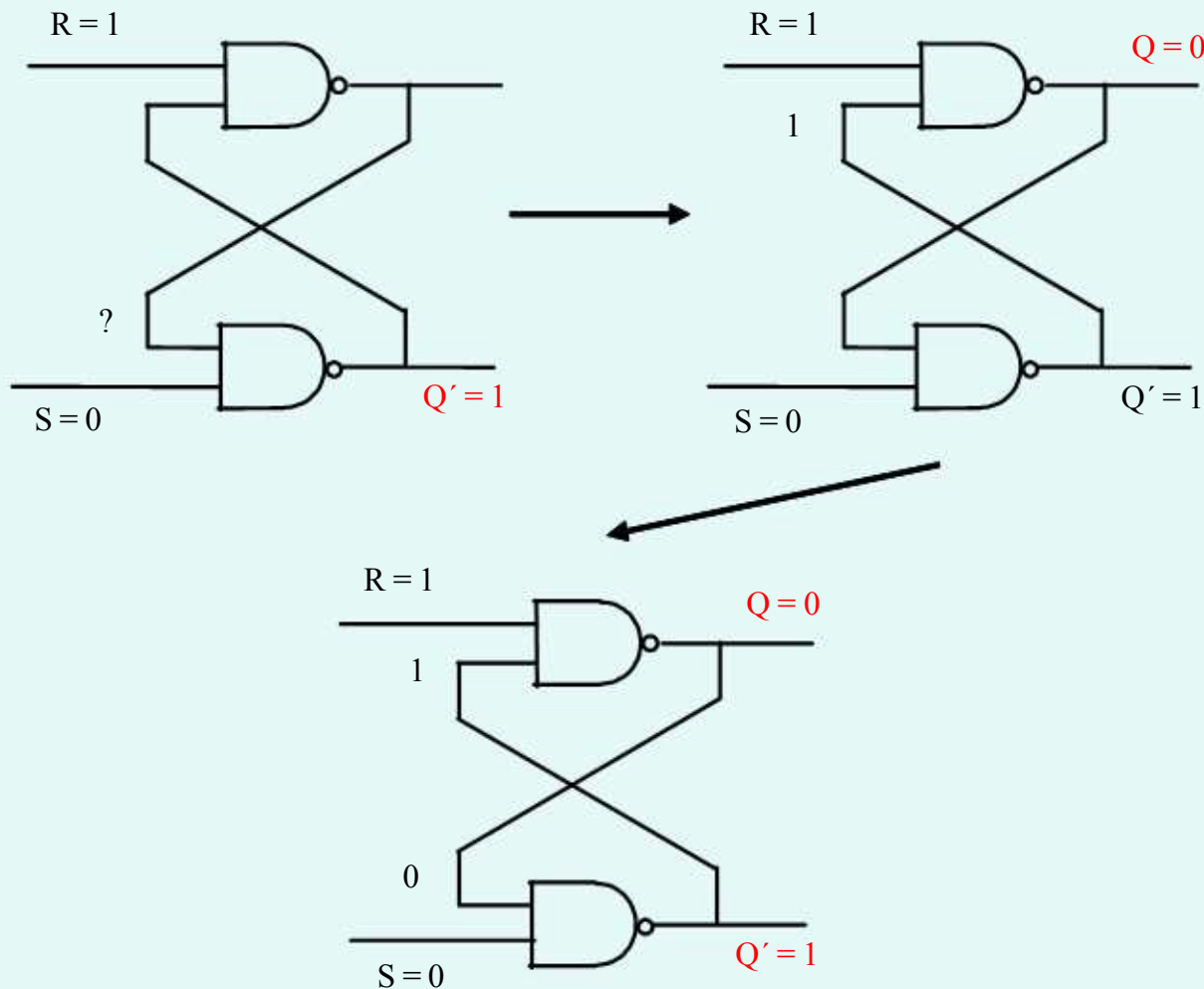


x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0

■ Stabilní stav:
 $Q(t+1) = 1$
 $Q'(t+1) = 0$

Stabilní stavy R-S klopného obvodu

■ Na vstupy přivedeme hodnoty: $R = 1$ $S = 0$

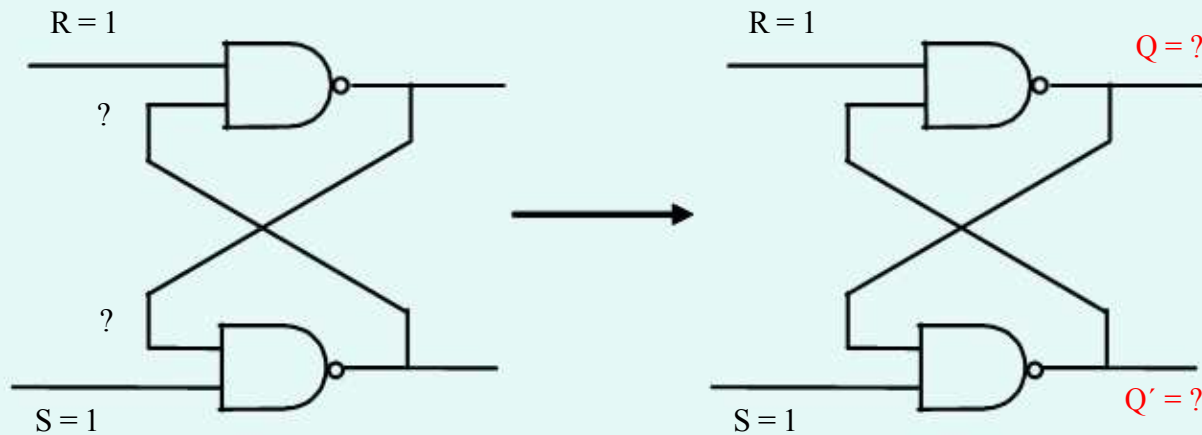


x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0

■ Stabilní stav:
 $Q(t+1) = 0$
 $Q'(t+1) = 1$

Stabilní stavy R-S klopného obvodu

- Na vstupy přivedeme hodnoty: $R = 1$ $S = 1$



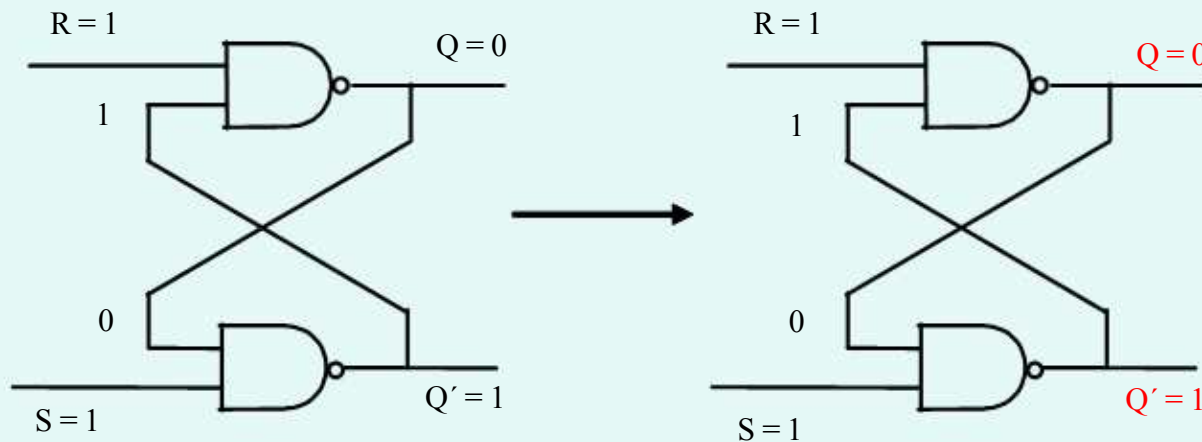
x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0

- Výsledný stabilní stav závisí na předchozích hodnotách výstupů $Q(t)$ a $Q'(t)$.

Stabilní stavy R-S klopného obvodu

■ Na vstupy přivedeme hodnoty: $R = 1$ $S = 1$

1.varianta: $Q(t) = 0$ $Q'(t) = 1$



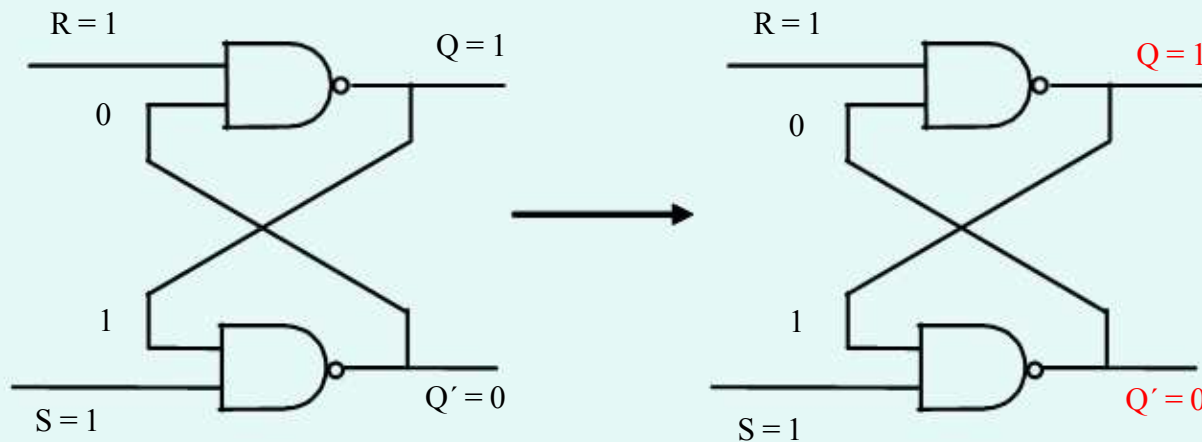
x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0

■ Stabilní stav: $Q(t+1) = 0$
 $Q'(t+1) = 1$

Stabilní stavy R-S klopného obvodu

■ Na vstupy přivedeme hodnoty: $R = 1$ $S = 1$

2.varianta: $Q(t) = 1$ $Q'(t) = 0$



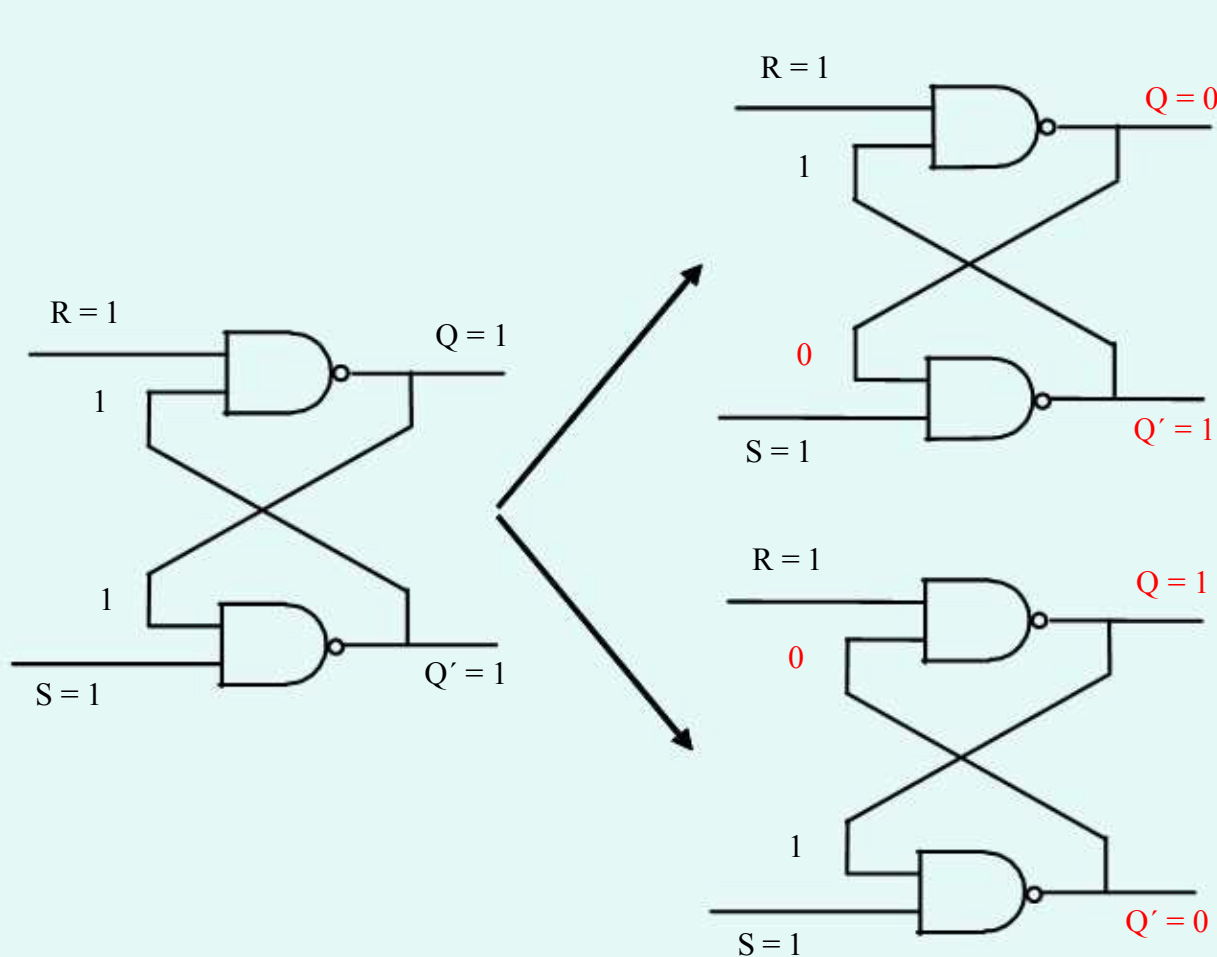
x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0

■ Stabilní stav: $Q(t+1) = 1$
 $Q'(t+1) = 0$

Stabilní stavy R-S klopného obvodu

■ Na vstupy přivedeme hodnoty: $R = 1$ $S = 1$

3.varianta: $Q(t) = 1$ $Q'(t) = 1$



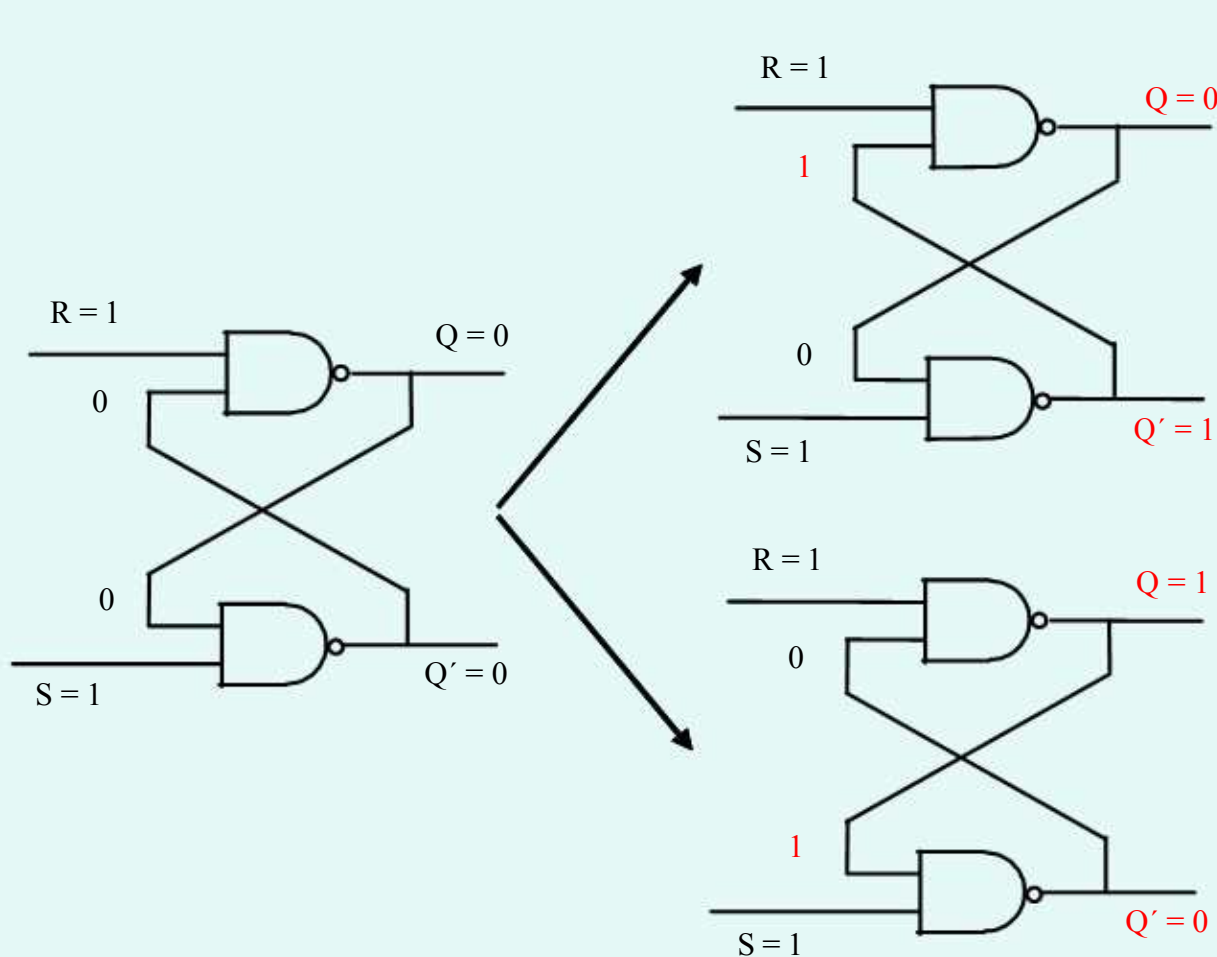
x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0

■ Stabilní stav:
 $Q(t+1) = ?$
 $Q'(t+1) = ?$

Stabilní stavy R-S klopného obvodu

■ Na vstupy přivedeme hodnoty: $R = 1$ $S = 1$

4.varianta: $Q(t) = 0$ $Q'(t) = 0$



x	y	$x \uparrow y$
0	0	1
0	1	1
1	0	1
1	1	0

■ Stabilní stav:
 $Q(t+1) = ?$
 $Q'(t+1) = ?$

Stabilní stavy R-S klopného obvodu

- Chování R-S obvodu lze popsat souhrnnou excitační tabulkou:
- Při nastavení vstupů obvodu na $R=S=1$, bude výsledný stav Q a Q' mít hodnotu 0 nebo 1. Rozhodne o tom náhoda a uplatní se také parametry tranzistorů, které obvod realizují.
- Při nastavení vstupů obvodu na $R=S=0$, bude výsledný stav $Q=1$ a $Q'=1$ stabilní, ale pro korektní chování obvodu není žádoucí.

R	S	Q(t)	Q'(t)	Q(t+1)	Q'(t+1)
0	0	x	x	1	1
0	1	x	x	1	0
1	0	x	x	0	1
1	1	0	0	?	?
		0	1	0	1
		1	0	1	0
		1	1	?	?

x libovolná hodnota

? nedefinovaný stav

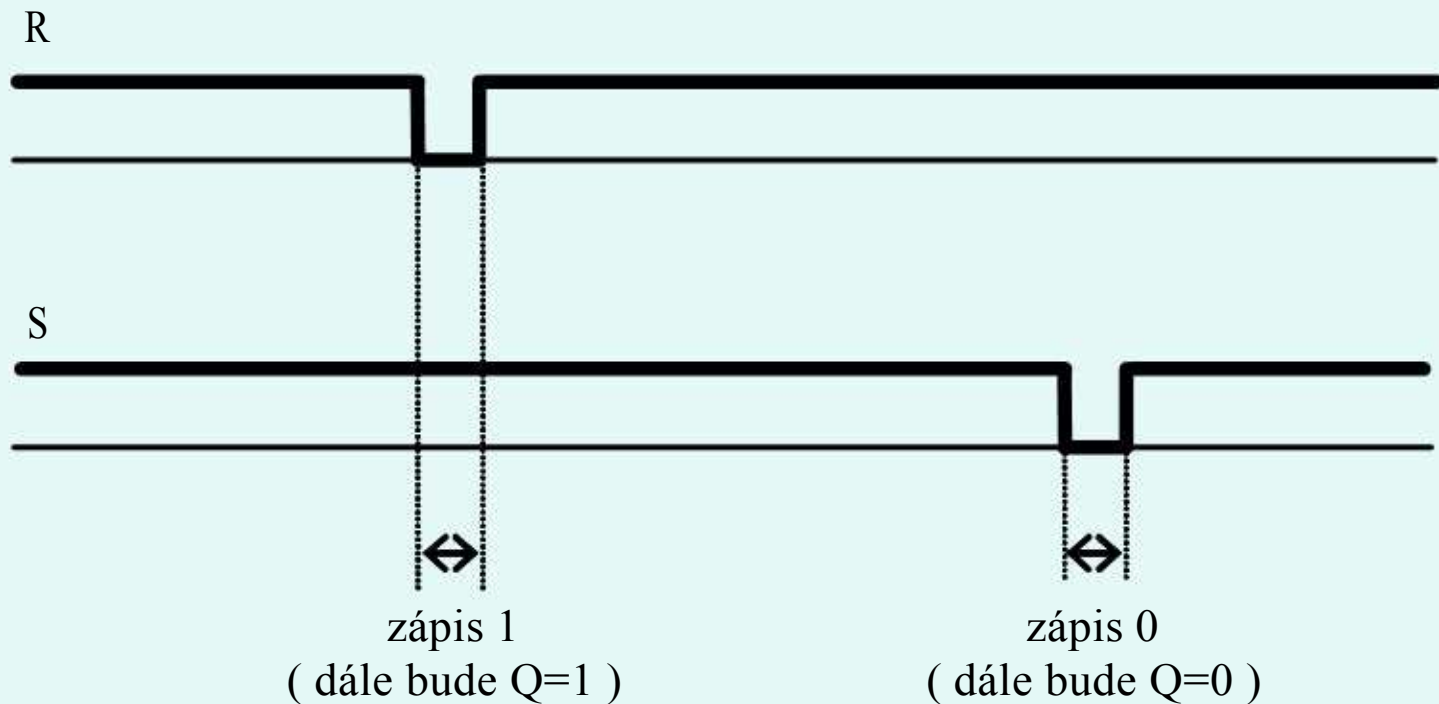
R-S klopný obvod

■ Výsledná excitační tabulka:

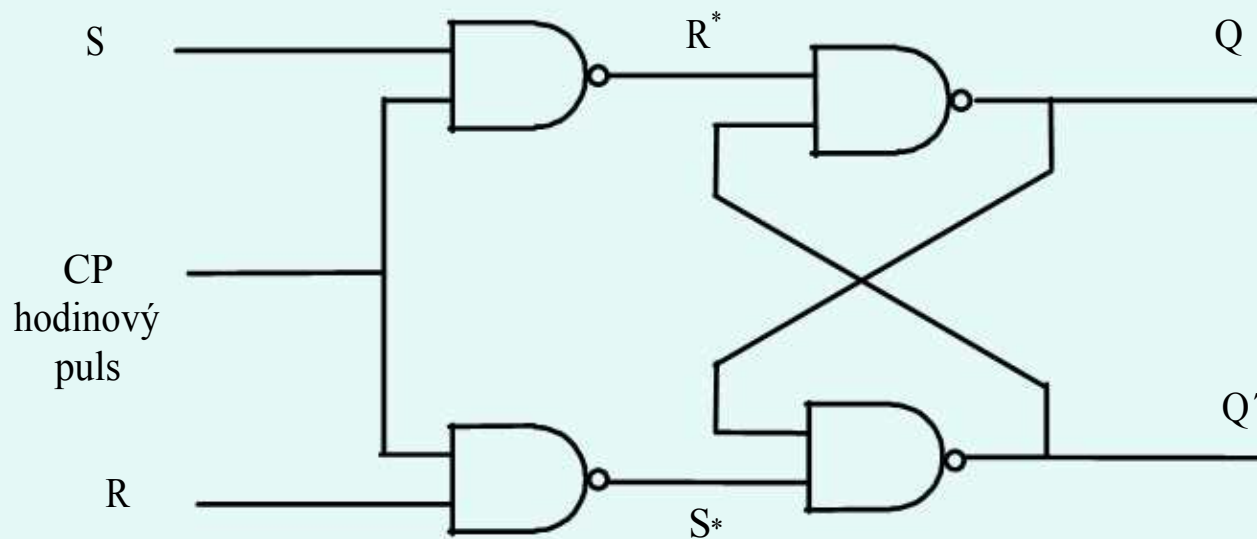
R	S	Q(t+1)	Q'(t+1)
0	0	?	?
0	1	1	0
1	0	0	1
1	1	Q(t)	Q'(t)

S-R obvod ve funkci 1-bitové paměti

- Klidový stav: $R = S = 1$
- Zápis 1, tzv. nastavení (set) obvodu: $R = 0, S = 1$
- Zápis 0, tzv. nulování (reset) obvodu: $R = 1, S = 0$



S-R klopný obvod řízený hodinovými pulsy



- Pokud je $CP = 0$, je $R^* = 1$ a $S^* = 1$. Hodnoty Q a Q' na výstupu obvodu se proto nemohou změnit.
- Pokud je $CP = 1$, může dojít ke změně stavu obvodu, tj. k zápisu 0 nebo 1.

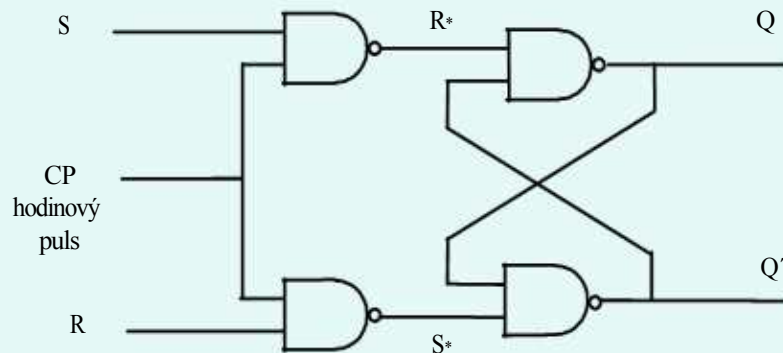
S-R klopný obvod řízený hodinovými pulsy

■ Excitační tabulka:

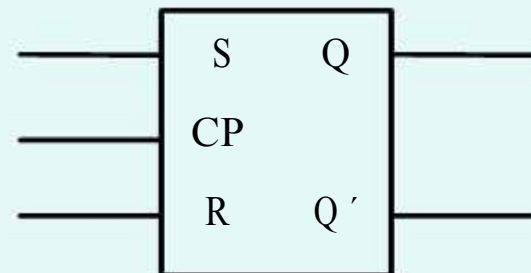
CP	S	R	R*	S*	Q(t+1)	Q'(t+1)
0	x	x	1	1	Q(t)	Q'(t)
1	0	0	1	1	Q(t)	Q'(t)
	0	1	1	0	0	1
	1	0	0	1	1	0
	1	1	0	0	?	?

zkráceně:

CP	S	R	Q(t+1)
0	x	x	Q(t)
1	0	0	Q(t)
	0	1	0
	1	0	1
	1	1	?



■ Schematická značka:



S-R klopný obvod řízený hodinovými pulsy - použití -

■ 1-bitová paměť:

■ $CP = 0$ → udržování předchozího stavu

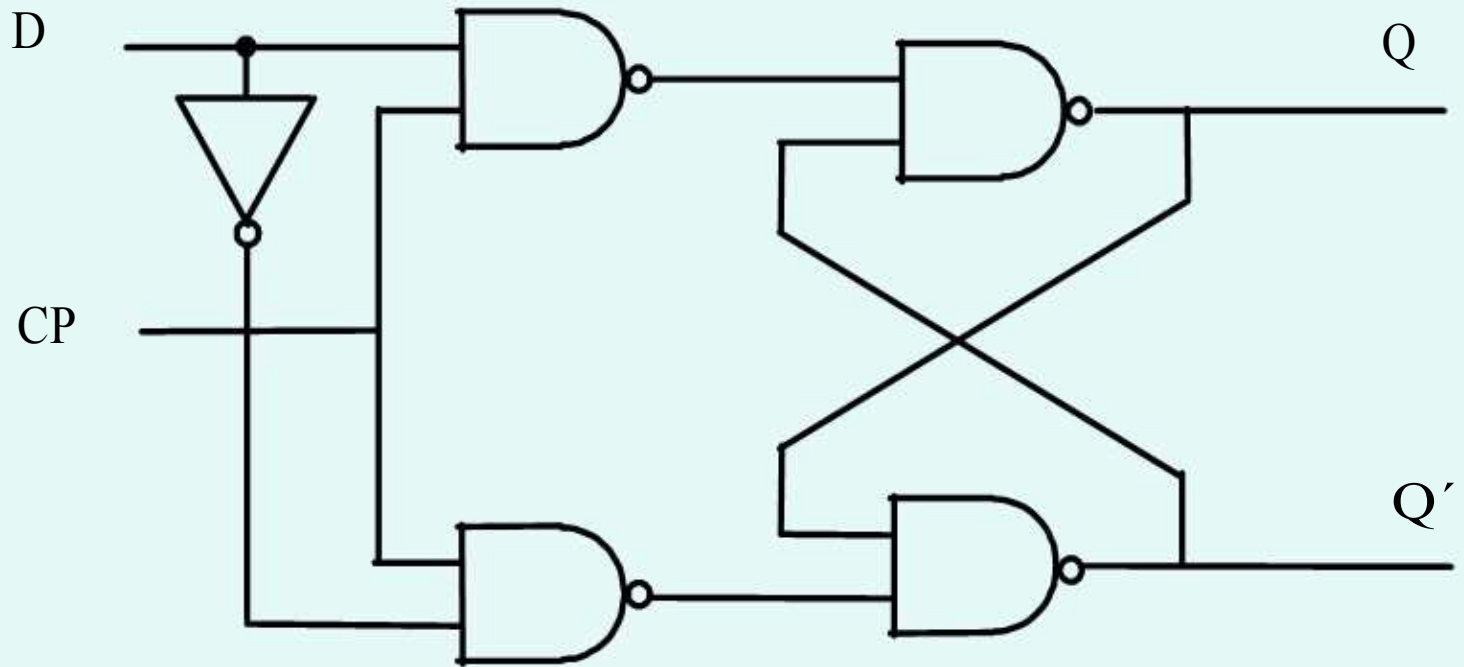
■ $CP = 1$

$S = 1, R = 0$ → zápis 1 (set)

$S = 0, R = 1$ → zápis 0 (reset)

■ Při použití jako 1-bitové paměti má paměť dva vstupy (S,R), přičemž hodnota na jednom vstupu musí být negací hodnoty na druhém vstupu - lze zjednodušit.

D – klopný obvod s hodinovým vstupem

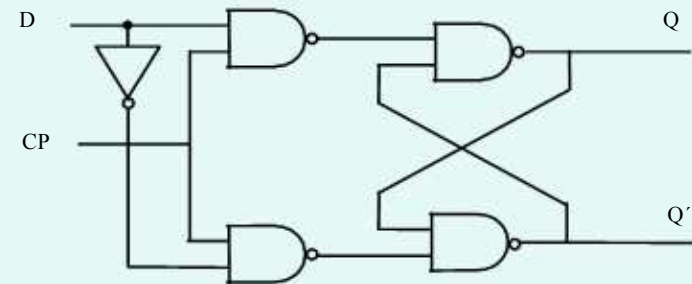
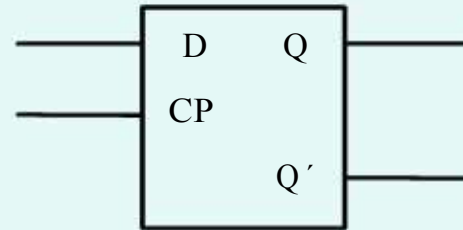


D – klopný obvod

■ Excitační tabulka:

CP	D	Q(t+1)
0	x	Q(t)
1	0	0
	1	1

■ Schematická značka:



■ 1-bitová paměť:

CP = 0



udržování předchozího stavu

CP = 1

D = 0



zápis 0

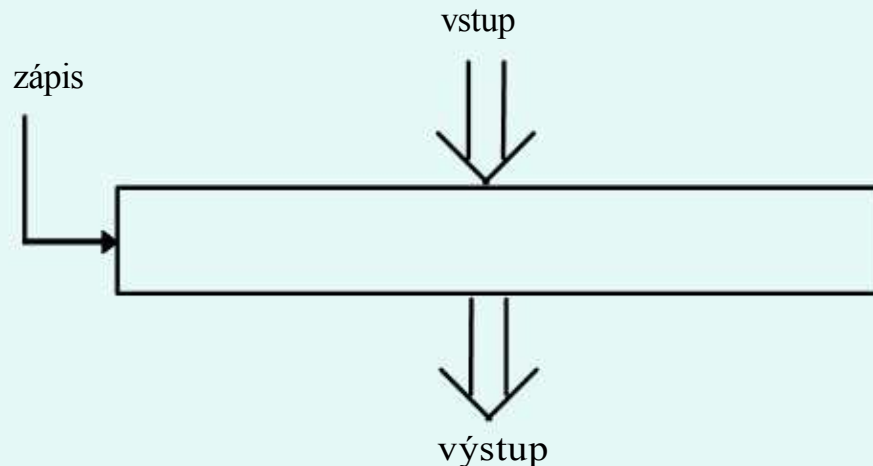
D = 1



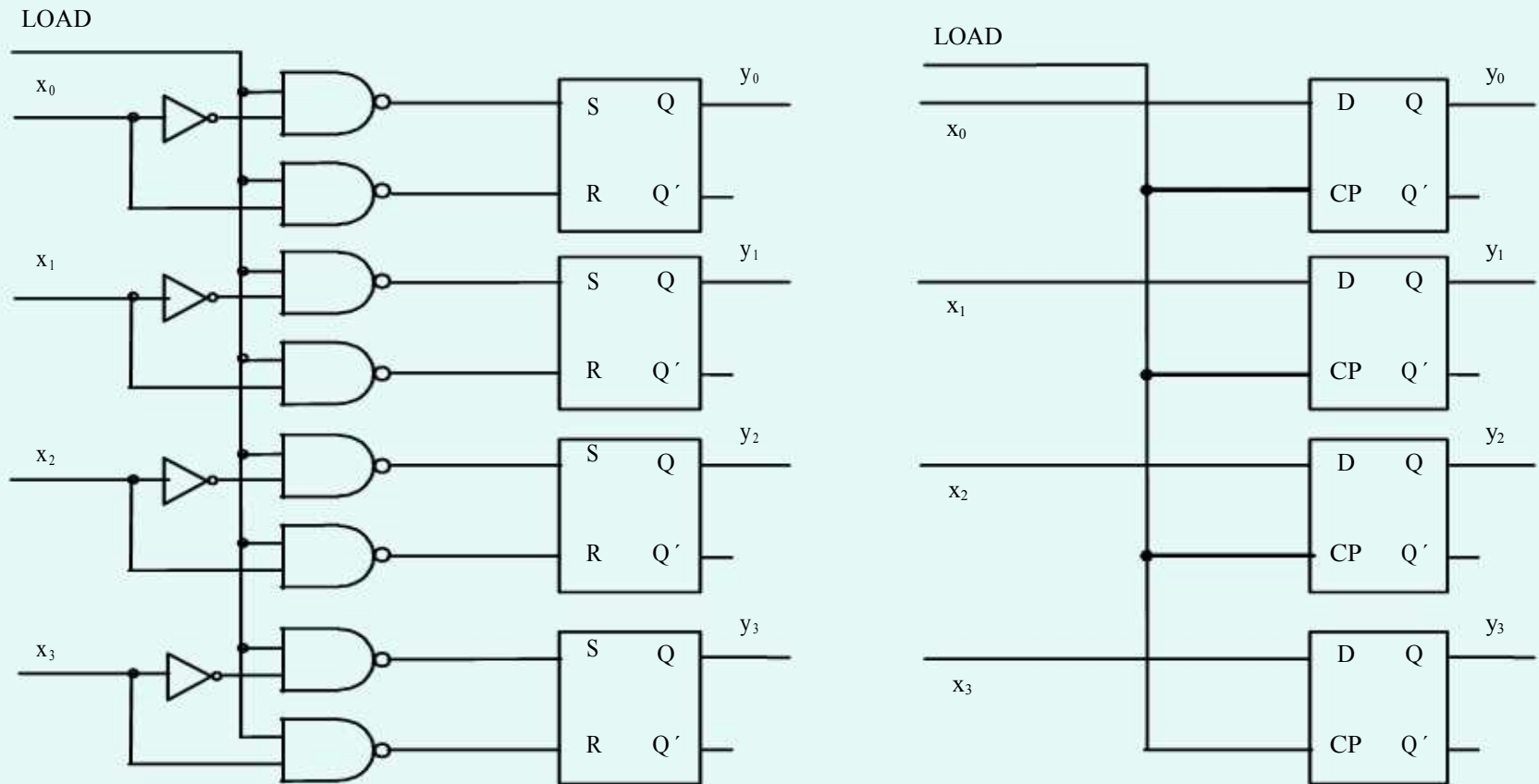
zápis 1

Registr

- Registr slouží jako rychlá paměť, skládá se z S-R nebo D klopných obvodů.
- Do n bitového registru lze uložit binární kódové slovo délky n . Každý klopný obvod uloží jeden bit vstupní informace.
- Vstup se zapisuje do všech klopných obvodů zároveň a zápis je řízen řídicím signálem.

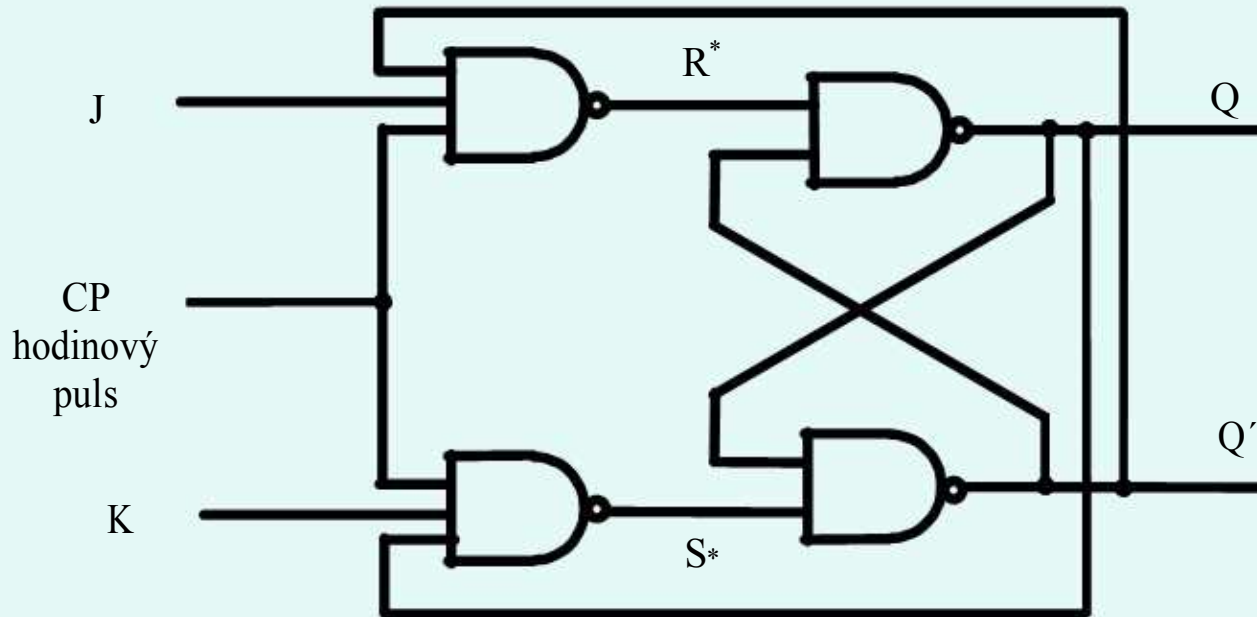


4-bitový registr

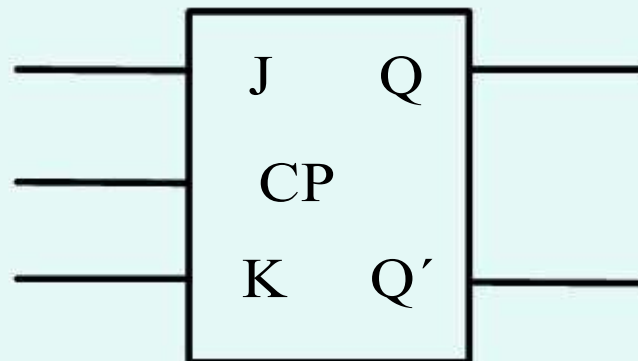


- Pokud je **LOAD = 0**, **stav** klopných obvodů **se nemění**.
- Pokud je **LOAD = 1**, dojde k **zápisu** $x_0 - x_3$

J-K klopný obvod



■ Schematická značka:



J-K klopný obvod

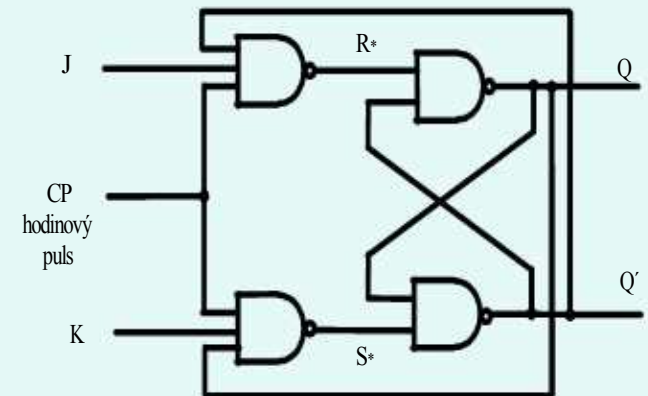
Excitační tabulka:

CP	J	K	Q(t)	Q'(t)	Q(t+1)	Q'(t+1)	
0	x	x	x	x	Q(t)	Q'(t)	
1	0	0	x	x	Q(t)	Q'(t)	
	0	1	x	x	0	1	
	1	0	x	x	1	0	
	1	1	1	0	1	1	0
				1	0	0	1
				0	0	?	?
1				1	?	?	

zkráceně:

CP	J	K	Q(t+1)
0	x	x	Q(t)
1	0	0	Q(t)
	0	1	0
	1	0	1
	1	1	Q'(t)

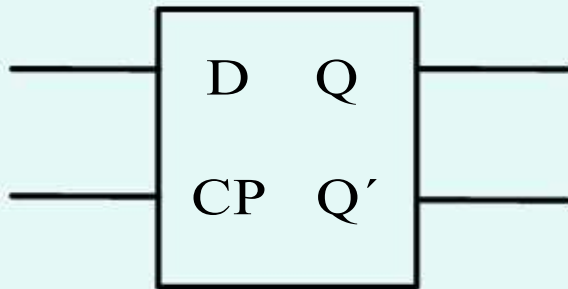
Při nastavení vstupů $J=K=1$ se po celou dobu, kdy je $CP=1$, výstup Q neustále mění (překlápí)!



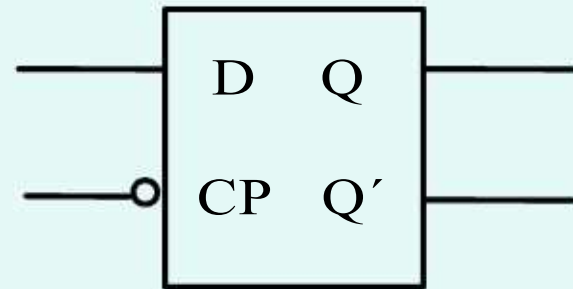
Klopné obvody typu latch

- Reagují na změny na svých vstupech po celou dobu trvání hodinového pulsu
- Obvod může být aktivní pro $CP = 1$ nebo $CP = 0$
- Schematické značky:

Obvod je aktivní při $CP=1$



Obvod je aktivní při $CP=0$

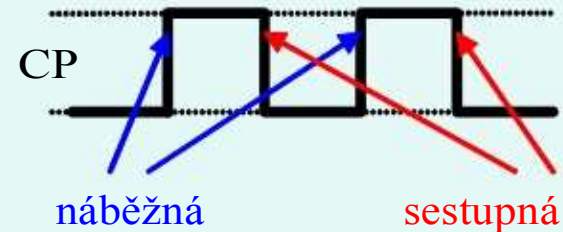


Spojování obvodů typu latch

- Pokud mají latch klopné obvody pracovat korektně, je třeba, aby po ustálení hodnot na jejich vstupech se již hodnota jejich vstupů po celou dobu trvání hodinového pulsu neměnila.
- Klopné obvody typu latch a z nich vytvořené registry se většinou používají jen jako **vyrovnávací paměti**.
- Jejich použití je možné tehdy, když data, která se mají do registru zapsat, jsou doprovázena signálem, který se obvykle označuje jako **strobe** nebo **enable**. Musí být přítom zaručeno, že během trvání tohoto signálu, který je přiveden na hodinový vstup obvodu, jsou zapisovaná data na vstupu obvodu po celou dobu platná.

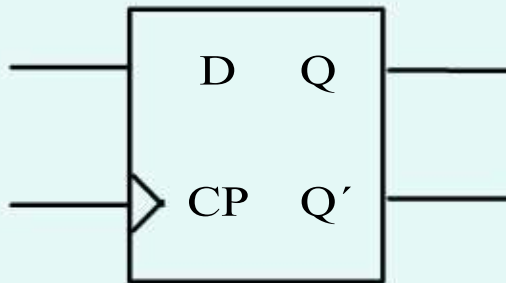
Klopné obvody typu flip-flop

- Mění svůj stav v průběhu
 - **náběžné** hrany CP
 - **sestupné** hrany CP

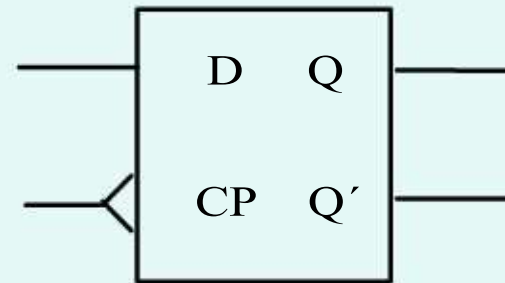


- Umožňují jednodušší spojování obvodů

Změna při náběžné hraně



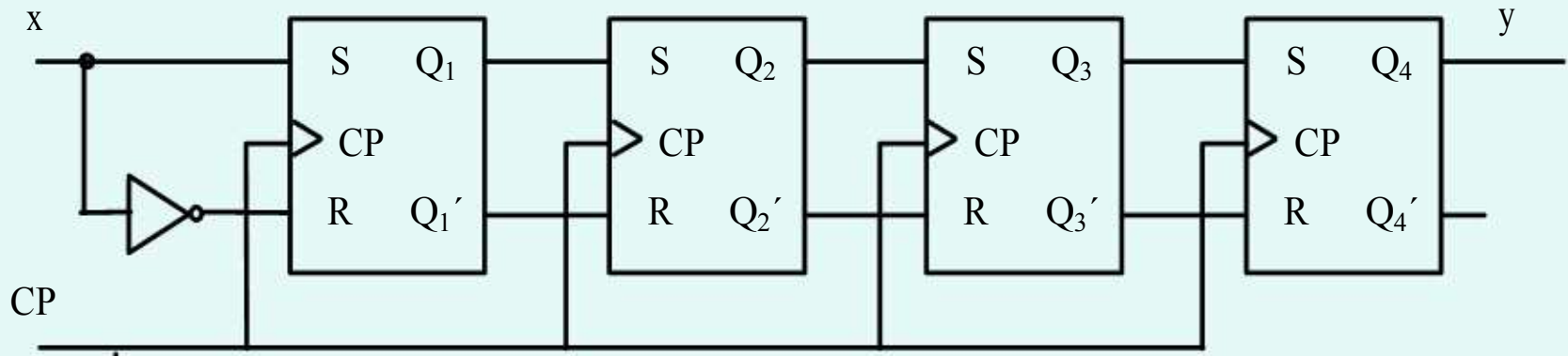
Změna při sestupné hraně



Flip-flop obvody typu master-slave

- Funkce **flip-flop** obvodu závisí na tvaru hodinových pulsů. Aby obvod fungoval, musí být **vzestupná hrana** hodinových pulsů **dostatečně strmá**.
- Tyto problémy by nenastaly, kdyby byla u klopných obvodů výrazněji oddělena fáze načtení vstupu a přenesení odezvy na výstup.
- Proto se konstruují tzv. **master-slave** obvody. Master-slave obvod si nejdříve během **náběžné** hrany hodinového pulsu **načte vstupní hodnoty** a pak teprve během **sestupné** hrany hodinového pulsu **změní svůj výstup**.

Posuvný registr (obvody flip-flop)



- Vždy při **náběžné hraně** hodinového pulsu dojde k přenosu obsahu klopných obvodů **o jedno místo vpravo** a do prvního obvodu vlevo se načte **hodnota vstupu x** .
- Pro korektní funkci musí být zpoždění uvnitř klopného obvodu větší než doba trvání náběžné hrany hodinového pulsu.

Posuvný registr - funkce

- Na vstup X jsou přiváděny postupně hodnoty:

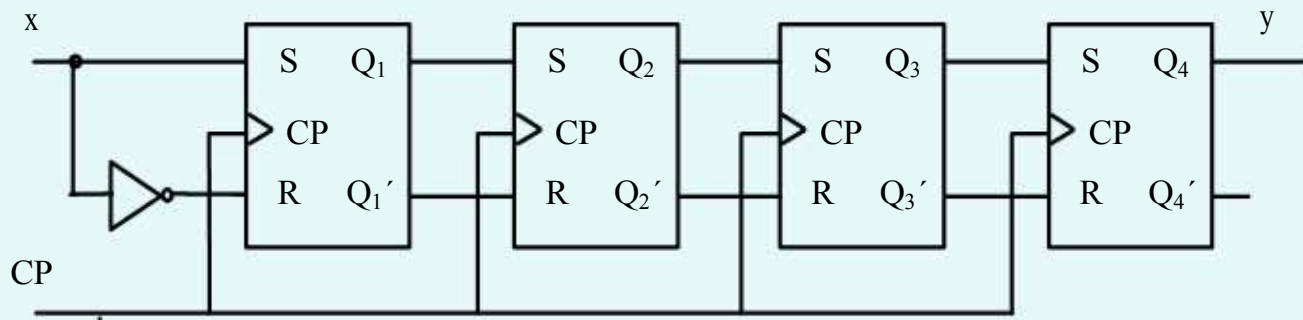
$X_1, X_2, X_3 \dots X_n$

- Výstupy obvodů

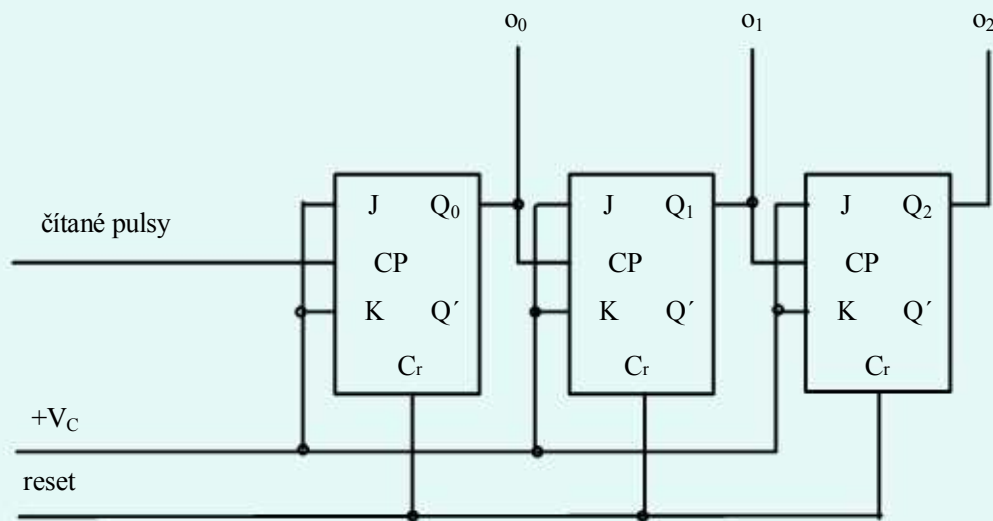
$Q_1, Q_2, Q_3, Q_4=y$

uvádí tabulka:

\uparrow CP	X	Q ₁	Q ₂	Q ₃	Q ₄ =Y
1.	X ₁	X ₁	-	-	-
2.	X ₂	X ₂	X ₁	-	-
3.	X ₃	X ₃	X ₂	X ₁	-
4.	X ₄	X ₄	X ₃	X ₂	X ₁
5.	X ₅	X ₅	X ₄	X ₃	X ₂
6.	X ₆	X ₆	X ₅	X ₄	X ₃



Asynchronní čítač



- Na vstupech J, K je udržována 1
- Čítané pulsy jsou přiváděny na hodinový vstup prvního klopného obvodu.

- Klopné obvody načítají své vstupy J, K při náběžné hraně hodinového pulsu a odezvu přenesou na výstup při jeho sestupné hraně. Pokaždé, když na jejich hodinový vstup přijde puls, klopné obvody se překlopí (změní hodnotu svého výstupu na opačnou, protože $J = K = 1$).

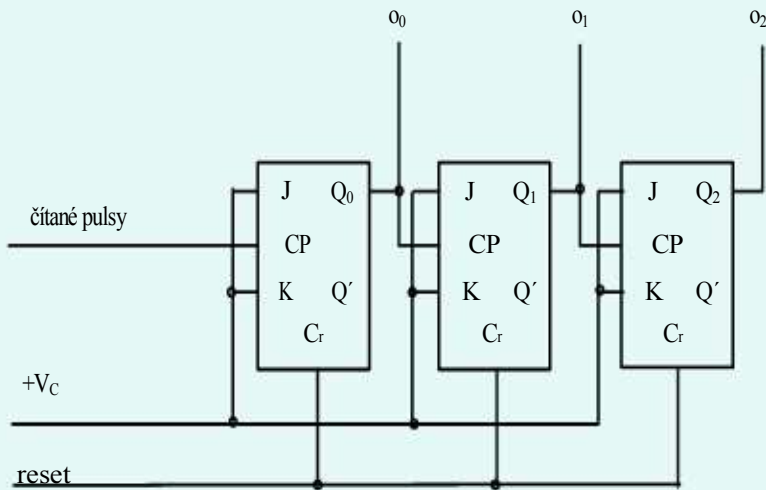
Asynchronní čítač - funkce

■ Výstupy obvodů

$Q_0=O_0, Q_1=O_1,$

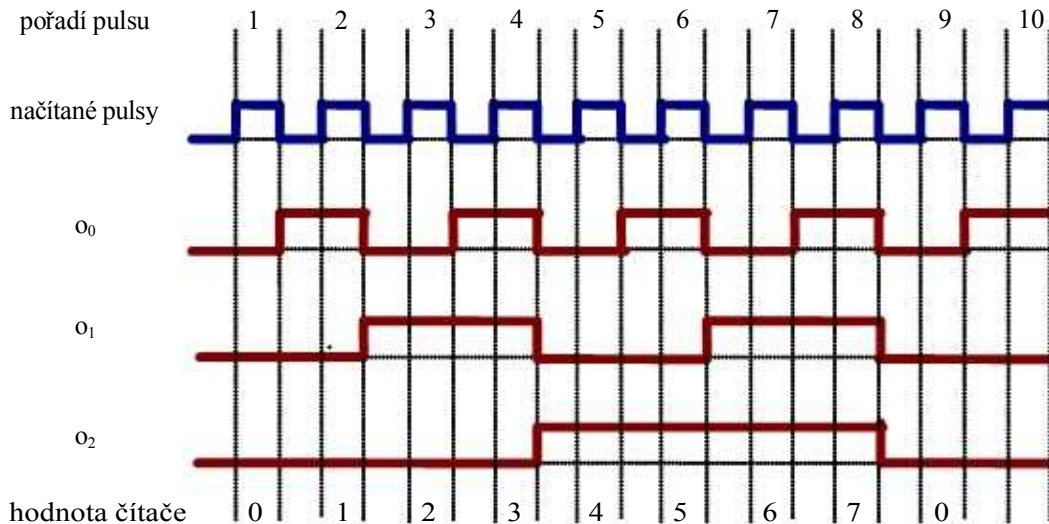
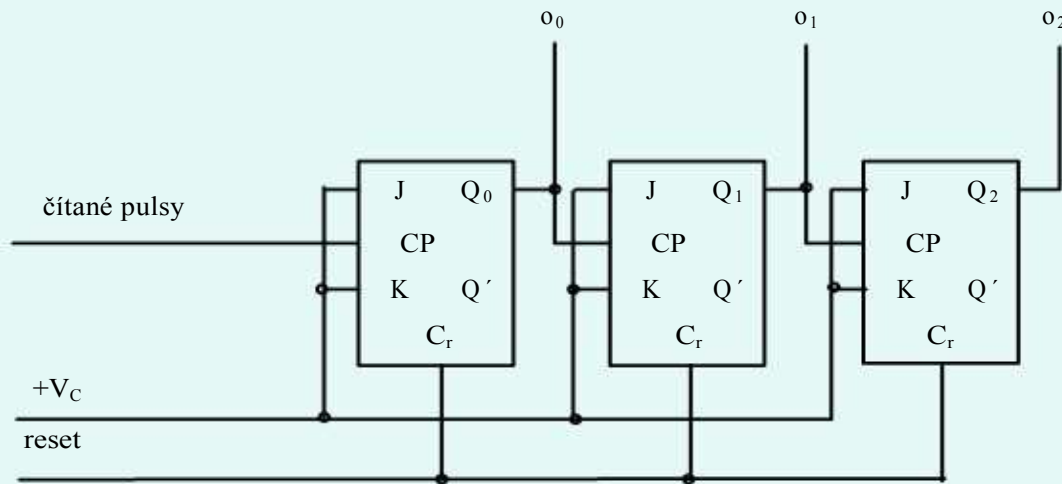
$Q_2=O_2, Q_3=O_3$

uvádí tabulka:



↓CP ₀	Q ₀	↓CP ₁	Q ₁	↓CP ₂	Q ₂	poč.
reset	0					0
1.	1		0		0	1
2.	0	1.				2
3.	1		1			3
4.	0	2.		1.	1	4
5.	1		0			5
6.	0	3.				6
7.	1		1			7
8.	0	4.		2.	0	0
9.	1		0			1
10.	0	5.	1			2

Asynchronní čítač jako dělič frekvence



- Na výstupech o₀, o₁ a o₂ dostáváme rovněž symetrické obdélníkové pulsy, ale jejich perioda je 2x, 4x a 8x větší.
- Obvod může tedy pracovat jako dělič základní frekvence f₀ - lze odvodit f₀/2 (o₀), f₀/4 (o₁) a f₀/8 (o₂).

